

На правах рукописи.

Нуньес Итурри Сиро Хавьер.

МЕТОДЫ ПРОЕКТИРОВАНИЯ ЛЕГКО ДИАГНОСТИРУЕМЫХ ИТЕРАТИВНЫХ
ЛОГИЧЕСКИХ МАТРИЦ И СИСТОЛИЧЕСКИХ ПРОЦЕССОРОВ.

05.13.05. - элементы и устройства
вычислительной техники и систем управления.

Автореферат диссертации на соискание ученой степени
кандидата технических наук.

Харьков-1993

№ 27.117

Работа выполнена на кафедре автоматики и управления в технических системах Харьковского политехнического института

Научный руководитель - доктор технических наук,
профессор Дербунович Л. В.

Официальные оппоненты - доктор технических наук,
профессор Поляков Г. А.

- кандидат технических наук,
доцент Сытник Б. Т.

Ведущее предприятие - НПО "Теплоавтомат" (г. Харьков.)

Защита состоится "22" мая 1993 г. в 14 час. 30
мин. на заседании Специализированного совета Д 068.39.02 при
Харьковском политехническом институте (310002, г. Харьков, ГСП,
ул Фрунзе, 21.)

С диссертацией можно ознакомиться в библиотеке Харьковского
политехнического института.

Автореферат разослан "15" апреля 1993 г.

Ученый секретарь
Специализированного Совета

Кизилов В. У.

ЛНБ України ім. В. Стефаника



00803016 (1)

ЛНБ ім. В. Стефаника
АН України

ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

Актуальность работы. В настоящее время параллелизм и конвейеризация представляют собой те важнейшие атрибуты технологии проектирования высокопроизводительных ЭВМ, которые позволяют эффективно использовать все ресурсы, предоставляемые современной технологией сверхбольших интегральных схем (СБИС).

Известно, что на логическом уровне любую вычислительную задачу можно разбить на несколько подзадач, каждая из которых может решаться с наибольшей эффективностью на соответствующем ей функциональном устройстве. Примерами таких функциональных устройств могут служить специализированные систолические процессоры (СП) и итеративные логические матрицы (ИЛМ). В настоящее время известны применения СП для решения таких задач, как сортировка, выполнение различного рода матричных операций, вычисление развертки, быстрого преобразования Фурье, фильтрация, и т. д. С другой стороны, ИЛМ предназначены в большинстве случаев для выполнения операций суммирования, умножения, деления и любых комбинаций этих и других операций.

В качестве характерных особенностей, общих для СП и ИЛМ, можно назвать: однородность составляющих их модулей, однородность связей между этими модулями, ориентированная на реализацию в виде СБИС, возможность достижения высокой производительности. Одной из самых трудоемких задач, которую необходимо решать на этапах разработки, производства, эксплуатации СП и ИЛМ в виде однородных СБИС, является задача обнаружения неисправностей в этих модулях и в системах из этих модулей. Применение традиционных методов диагностирования к этим структурам зачастую является неэффективным. Основные причины несоответствия этих методов требованиям к диагностированию СБИС связаны с применением моделей неисправностей на вентиляльном уровне. Эти модели при большой размерности схемы приводят к существенному усложнению процедур диагностирования. Более того, традиционные методы диагностирования, основанные на модели одиночной константной неисправности, не предусматривают возможность обнаружения дефектов в нескольких модулях однородной структуры. В то же время вероятность возникновения неисправностей, вызванных такими дефектами, растет с ростом степени интеграций СБИС.

Несмотря на то, что задачи синтеза систолических процес-

соров привлекают внимание многих исследователей, вопросы проектирования легко диагностируемых и самопроверяемых систолических процессоров и ИЛМ, ориентированных на их исполнение в виде СБИС, до настоящего времени недостаточно хорошо исследованы.

Поэтому создание легко диагностируемых систолических процессоров и ИЛМ на основе использования современной технологии СБИС и их применение в управляющих и вычислительных системах является актуальной и перспективной задачей.

Целью диссертационной работы является разработка методов проектирования легко диагностируемых итеративных логических матриц и систолических процессоров, ориентированных на исполнение в виде БИС и СБИС.

В соответствии с поставленной целью, основными задачами работы являются:

- выбор и применение эффективной модели неисправностей, которая учитывает особенности физических дефектов, возникающих в современных СБИС кристаллах;

- разработка эффективных методов тестового диагностирования ИЛМ;

- разработка методов тестопригодного проектирования ИЛМ;

- разработка методов автономного тестирования ИЛМ;

- разработка методов формального синтеза легко диагностируемых систолических процессоров.

Методы исследования. При решении поставленных задач в работе использовались методы теории конечных автоматов и методы теории линейных алгебраических преобразований. Также использовались формальные модели алгоритмов в виде ориентированных графов и рекурсивных уравнений.

Научные результаты и основные положения, выносимые на защиту:

1. Три метода синтеза тестов, предназначенных для обнаружения кратных функциональных неисправностей в одномерных, однонаправленных и двунаправленных ИЛМ.

2. Структура встроенных средств тестового диагностирования для обнаружения кратных функциональных неисправностей в ИЛМ.

3. Три метода синтеза тестов, размер которых не зависит от количества ячеек в двумерных ИЛМ, предназначенных для обнаружения кратных функциональных неисправностей.

4. Метод и процедура формального синтеза самопроверяемых

систолических процессоров (С-СП) на основе пространственно-временного анализа алгоритмов, реализуемых в С-СП.

Практическая ценность. Предложенные методы синтеза легко диагностируемых ИЛМ и систолических процессоров позволяют на практике уменьшить затраты на диагностирование этих устройств, поскольку эти методы существенно сокращают объем диагностической аппаратуры, предназначенной для генерации тестов и проверки их исправности. С другой стороны предложенные методы сохраняют свойство однородности структур, а следовательно, все достоинства их технико-экономических показателей.

Полученные теоретические результаты сведены в удобные для практического применения формы и проиллюстрированы примерами.

Апробация работы. Результаты диссертационной работы докладывались и обсуждались на республиканской научно-технической конференции "Функционально Ориентированные Вычислительные Системы" (г. Алушта, Октябрь, 1990 г.) и на республиканской научно-технической конференции "Микропроцессорные системы связи и управления на железнодорожном транспорте" (г. Киев, 1990).

Реализация результатов работы. Исследования и разработки, представленные в диссертации, проведены в рамках госбюджетных работ кафедры "Автоматика и управление в технических системах" Харьковского политехнического института. Отдельные научные результаты и технические решения используются в Харьковском политехническом институте в учебно-исследовательской работе, в курсе лекции "Прикладная теория цифровых автоматов и техническая диагностика".

Публикации. По материалам диссертации опубликовано две печатные работы.

Структура диссертации. Работа состоит из введения, четырех глав, содержание которых изложено на 153 страницах, заключения, перечня литературы, включающего 164 наименования и приложений.

КРАТКОЕ СОДЕРЖАНИЕ РАБОТЫ

Во введении показана актуальность решаемых в диссертации задач и основные положения, выносимые на защиту.

В первой главе проведен анализ современного состояния развития технологии проектирования однородных структур. Выделен

круг основных нерешенных вопросов и введены основные понятия в области диагностики и тестопригодного проектирования ИЛМ и систолических процессоров. По результатам анализа осуществлена постановка задачи исследования.

Вторая глава посвящена разработке методов тестового диагностирования (ТД) и тестопригодного проектирования ИЛМ. Назначение предложенных методов - обнаружение неисправностей в ИЛМ, имеющих несколько неисправных ячеек. В работе используется модель кратных неисправностей (МКН) в ИЛМ на функциональном уровне. При транспортировке сигналов на наблюдаемые выходы кратные дефекты могут компенсировать эффект проявления неисправностей на наблюдаемых выходах. По этой причине цель ТД заключается в проверке таблицы истинности всей ИЛМ. Известно, что проверка таблицы истинности ИЛМ равносильна проверке взаимнооднозначного соответствия одноименных сигналов в исправной ИЛМ (A_i) и проверяемой ИЛМ (A_t). Предложенные методы позволяют осуществить эту проверку.

В работе используется автоматное представление ИЛМ, в котором поведение каждой ячейки ИЛМ описывается моделью детерминированного конечного автомата $A(X, Y, Z, \delta, \lambda)$, где X, Y - множества входных и выходных символов, Z - множество состояний, δ, λ - функции переходов и выходов, соответственно.

Предложен метод тестового диагностирования, в котором правильность откликов ИЛМ на тестовые вектора можно проверить простой схемой равнозначности, поскольку отклики ячеек идентичны между собой (I-тестирование). Действительно, если разбить таблицу переходов-выходов (ТПВ) F на q частичных таблиц переходов-выходов $|Y|=q$, то каждая из составляющих частичных таблиц F_k ($k=1, \dots, q$) содержит переходы $(\delta(z_i, x_j), \lambda(z_i, x_j))$, где $\lambda(z_i, x_j) = y_k, \forall z_i \in Z, x_j \in X, y_k \in Y$.

Нижеследующая теорема определяет необходимые и достаточные условия I-тестируемости ИЛМ для МКН.

Теорема 1. Множество тестов (IT) проверяет таблицу истинности проверяемой ИЛМ (A_t), если для каждой частичной ТПВ F_k ячейки выполняются следующие условия:

1) каждый возможный переход в F_k проверяется подмножеством тестов $IT_k \subseteq IT; IT = \bigcup_{k=1}^q IT_k$;

2) отклики ИЛМ на доступных выходах ячейки в A_t идентичны

откликам на наблюдаемых выходах соответствующей ячейки в A_i , а межячеечные состояния в обоих ИЛМ взаимно однозначно соответствуют друг другу. Если эти состояния наблюдаемы, то они идентичны между собой.

Как показано на рис.1, процедура синтеза проверяющей последовательности ИТ основана на свойствах I-отличительных векторов (IОтВ) и множеств I-отличительных векторов (MIOтВ). Для пары состояний $z_i, z_j \in F_K$, в ячейке P N-ячеечной ИЛМ можно определить вектор входных символов $IОтВ_K(z_i, z_j, N-P)$, подаваемый на входные полюса ячеек от P+1-ой до N-ой, с помощью которого можно однозначно отличить по откликам на выходах ИЛМ состояние z_i от состояния z_j . $MIOтВ_K(z_i, N-P)$ - множество I-отличительных векторов, с помощью которого можно однозначно отличить z_i от всех других состояний в F_K ; т.е.

$$MIOтВ_K(z_i, N-P) = \{IОтВ_K(z_i, z_j, N-P), \forall z_i \neq z_j, z_i, z_j \in F_K\}.$$

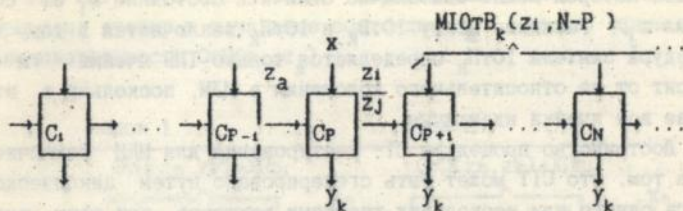


Рис. 1. I-тестируемые ИЛМ.

Тогда имеет место следующее утверждение.

Теорема 2. ИТ является множеством тестов для A_T в условиях МКН, если $\forall F_K$ множество I-отличительных векторов ($MIOтВ_K$) формируется по следующей методике: для любой ячейки P выбирается только одна пара векторов $IОтВ_K(z_i, z_j, N-P)$, $IОтВ_K(z_j, z_i, N-P)$ для каждой пары состояний $(z_i, z_j) \in F_K$.

Из теоремы 2 следует, что для проверки переходов в F_K используются только I-отличительные векторы, число которых не превышает $L_K(L_K-1)$, где L_K - количество состояний в F_K .

Показано, что предложенный метод также пригоден для генерации тестов для квазиоднородных ИЛМ, т.е. ИЛМ с несколькими различными типами ячеек. Далее в работе представлены условия

минимизации длины проверяющей последовательности для МКН.

Дальнейшее развитие методов ТД для ИЛМ обусловлено совмещением свойств, присущих I-тестируемым ИЛМ и С-тестируемым ИЛМ. ИЛМ является С-тестируемой, если она может быть проверена постоянным числом тестовых векторов независимо от размеров ИЛМ. ИЛМ является СИ-тестируемой, если она является I-тестируемой и длина проверяющей последовательности не зависит от размеров ИЛМ.

В работе предложена процедура синтеза множества тестов (СИТ) для СИ-тестируемых ИЛМ в условиях МКН. Процедура синтеза СИТ основана на свойствах I-отличительных последовательностей ($IO\tau\Pi_k$) и множеств I-отличительных последовательностей ($MI\tau\Pi_k$).

Для пары состояний $z_i, z_j \in F_k$ можно определить $IO\tau\Pi_k(z_i, z_j)$ как последовательность входных символов, подаваемую на входы автомата, представленного таблицей переходов-выходов F_k , с помощью которой можно однозначно отличить состояние z_i от состояния z_j . Различие между $IO\tau B_k$ и $IO\tau\Pi_k$ заключается в том, что процедура синтеза $IO\tau\Pi_k$ определяется только ПТВ ячейки и не зависит от ее относительного положения в ИЛМ, поскольку в этом случае все ячейки идентичны.

Достоинство процедуры СИ-тестирования для МКН заключается в том, что СИТ может быть сгенерировано путем циклического сдвига одного или нескольких тестовых векторов, при этом количество ячеек в ИЛМ может быть переменным. Способ проверки откликов аналогичен случаю I-тестирования.

Пусть $t_0: (z_b = \delta(z_a, x_a), y_k = \lambda(z_a, x_a))$ - переход в F_k , тогда для этого перехода $СИТ(t_0)$ определяется в виде

$$СИТ(t_0) = (СИТ_p(t_0) \forall z_p \neq z_b);$$

где $СИТ_p(t_0)$ - последовательность, проверяющая таблицу переходов-выходов F_k с начальным состоянием $z_a: (F_k/z_a)$, такая, что в свою очередь последовательность $СИТ_p(t_0)$ определяется формулой

$$СИТ_p(t_0) = (x_a, IO\tau\Pi_k(z_b, z_p), XII^*);$$

где $(S)^* = S, S, S, \dots$; XII - переводящая последовательность, которая переводит автомат обратно в F_k/z_a ; $IO\tau\Pi_k(z_b, z_p) \in MI\tau\Pi_k(z_b, \dots)$.

Приложение $СИТ(t_0)$ и его $|СИТ(t_0)|-1$ сдвинутых версий

обеспечивает проверку t_0 в каждой ячейке ИЛМ. Аналогичная процедура справедлива для всех переходов в F . В работе предложен метод синтеза $МОТП_K$ для условий МКН.

Дальнейшее развитие методов ТД ориентировано на разработку средств встроенного ТД. К таким методам относится PI-тестирование. При PI-тестировании ИЛМ разбивается на несколько логических блоков с одинаковым числом ячеек в каждом. Блоки ячеек порождают одинаковые между собой отклики на PI-тестовые векторы, хотя отклики ячеек внутри определенного блока необязательно одинаковы между собой. Количество тестовых векторов не зависит от числа ячеек в ИЛМ (рис. 2.). Действительно, если $PI(t_0) = PI_P(t_0)$, $\forall z_p \neq z_b$, то $PI_P(t_0)$ -последовательность, проверяющая переход $\delta(z_a, x_a) = z_b$, представляется в виде

$$PI_P(t_0) = (x_a, ОтП(z_b, z_p), ХПН)^*$$

где $(S)^* = S, S, S, \dots$; ХПН - переводящая последовательность (переводит ячейку в начальное состояние z_a после приложения последовательности $ОтП(z_b, z_p)$).

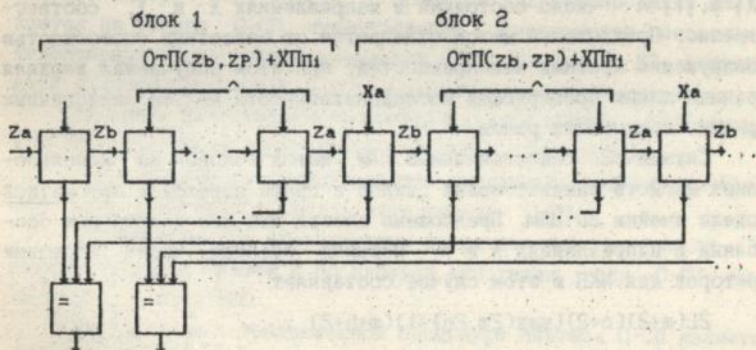


Рис 2. PI-тестируемые ИЛМ со встроенной схемой диагностирования

Длина переводящей последовательности ХПН выбирается так, чтобы длина проверяющей последовательности $PI_P(t_0)$ для всех состояний автоматной модели ячейки была равна числу ячеек в блоке ИЛМ. Переход t_0 проверяется во всех ячейках ИЛМ, если приложить

$PI_p(t_0)$ и все его версии ($|PI_p(t_0)-1|$) ко входам ИЛМ. Как видно из рис. 2. достоинство предложенного метода заключается в простоте генерации тестовых векторов и проверки откликов.

В работе показано, что предложенные методы могут также применяться для диагностирования двунаправленных ИЛМ при условии исключения неисправностей обратной связи. Также предложен и описан метод проектирования встроенных генераторов тестов для CI и PI-тестируемых ИЛМ.

В третьей главе предлагаются методы синтеза тестов для двумерных ИЛМ (2D ИЛМ) для МКН. В работе предложены достаточные условия тестирования ИЛМ тестами постоянной длины, не зависящей от числа ячеек в 2D ИЛМ, т.е. предложены достаточные условия C-тестируемости 2D ИЛМ для обнаружения кратных неисправностей сети.

В общем случае 2D ИЛМ могут иметь ортогональную или гексагональную структуру и, соответственно, два или три направления распространения сигналов: (X,Y,Z). В работе предложены процедуры синтеза тестов для следующих трех случаев.

Случай C1: ортогональные ИЛМ. Показано, что верхняя граница числа тестовых векторов составляет $(m+1)(n+1)(4mn)$, где $|X|=m$; $|Y|=n$ - число состояний в направлениях X и Y, соответственно. Предложенный метод отличается от известных способностью обнаружения кратных неисправностей, при этом получаемая верхняя граница длины проверяющей последовательности меньше аналогичных границ, полученных ранее.

Случай C2: гексагональные ИЛМ. Метод основан на использовании свойств гамильтоновых циклов в графе переходов автоматной модели ячейки 2D ИЛМ. Предложено ввести два дополнительных состояния в направлениях X и Y. Верхняя граница числа тестовых векторов для МКН в этом случае составляет

$$2L(m+2)(n+2)(\max(2m, 2n)+1)(m+n+2);$$

где $|Z|=L$ - число состояний в направлении Z.

Случай C3: Метод может использоваться для диагностирования гексагональных ИЛМ, в которых составляющие ее ячейки выполняют функции перестановок типа совершенной тасовки (PS) и стандартной транспозиции (TR).

В работе доказано, что минимальная верхняя граница пере-

водящей последовательности для автоматной модели ячейки обладающей свойствами PS и TR составляет $2lg_2|X|-1$, где $|X|$ - число состояний автомата.

верхняя граница длины проверяющей последовательности для МКН составляет

$$2L(m+2)(n+2)(\max(4lg_2n-2, 4lg_2m-2)+L)(m+n+2).$$

Предложенные методы тестового диагностирования двумерных ИЛМ позволяют определить условия С-тестируемости этого класса однородных структур для обнаружения множества кратных неисправностей сети. В том случае, когда ИЛМ не удовлетворяет этим условиям, предложен метод модификации ячейки сети, обеспечивающий достижение условий С-тестируемости.

Четвертая глава посвящена разработке методов синтеза самопроверяемых систолических процессоров (С-СП), способных обнаруживать собственные функциональные неисправности непосредственно в процессе работы.

Целью исследований является разработка формальной процедуры синтеза С-СП с заданными характеристиками производительности и аппаратурных затрат. В процессе диагностирования допускается на уровне С-СП существование одновременно нескольких неисправных процессорных элементов (ПЭ). На уровне ПЭ допускается наличие устойчивых и перемежающихся неисправностей.

В работе рассмотрены требования к алгоритмам, реализуемым в С-СП. Требования обусловлены следующими факторами:

- обеспечение требуемого уровня распараллеливания вычислений, а следовательно, производительности С-СП;

- ограничение по аппаратурным затратам или по числу ПЭ, межпроцессорных связей и по площади кристалла, если С-СП выполняется в виде БИС.

Центральным в предложенной процедуре синтеза С-СП является понятие индексного пространства (ИП). ИП является S мерным гиперкубом с длиной, составляющей N , если для любого вектора $I = [i_1, i_2, \dots, i_S]$; $I \in \text{ИП}$; $1 \leq i_j \leq N$; $j = 1, \dots, S$. Тогда можно представить регулярный итеративный алгоритм, реализуемый в С-СП, в виде множества переменных $V = (X_1, X_2, X_3, \dots, X_V)$, которые принимают определенные значения во всех координатах ИП. Значение переменной X_j может быть наперед заданным или результатом некоторой

функции вида

$$X_j(I) = f_{I,j}(X_1(I-D_{11}), X_1(I-D_{12}), \dots, X_V(I-D_{V1}), X_V(I-D_{V2}) \dots) \quad (1)$$

где $X_j \in V$; D_{kl} - l-ый вектор индексного смещения переменной X_k , $f_{I,j}$ - произвольная функция, которая, в общем случае, может содержать условные операторы.

Вектор индексного смещения D_{kl} позволяет определить координату индексного пространства $(I-D_{kl})$, в которой определена X_k , относительно координаты (I), в которой вычисляется X_j . Процесс синтеза логической структуры С-СП заключается в отображении регулярного итеративного алгоритма на однородный n- мерный массив ПЭ, соединенных между собой локальными связями. Каждому ПЭ соответствует координата в n-мерном процессорном пространстве (ПП).

Пространством итерации (U) назовем подпространство индексного пространства, которое является дополнением ПП и определяет однозначное соответствие координат индексного и процессорного пространств.

Предложенная процедура синтеза С-СП основана на целенаправленном введении пространственно-временной избыточности, создании механизма введения повторных вычислений и сравнении результатов аналогичных вычислений, проводимых в рамках основного алгоритма и дублирующих его алгоритмов.

Индексное пространство, на котором определен L-тый дублирующий алгоритм определяется множеством координат I_{ex_L} :

$$I_{ex_L} = Ksc \ I + Vex_L, \quad \forall I \in ИП; \quad (2)$$

где Ksc - линейный оператор преобразования векторных пространств; $Ks = [ksc_1, ksc_2, \dots, ksc_s]$; ksc_j - целое положительное число;

Vex_L - вектор индексного смещения L-того дублирующего алгоритма от основного алгоритма;

$Isc = Ksc \ I$ - координаты масштабированного индексного пространства (МИП), где определен основной алгоритм.

Очевидно, что С-СП одновременно с основными вычислениями выполняет повторные вычисления и осуществляет сравнение результатов аналогичных вычислений. Операция сравнения позволяет

выработать признак корректности вычислений (Пкор):

$$P_{кор}(I_{EX}) = \begin{cases} 0; (X_j(I_{SC}) = X_j(I_{EX})) \\ 1; (X_j(I_{SC}) \neq X_j(I_{EX})) \end{cases} \quad (3)$$

Нижеследующее утверждение используется для определения условий синтеза структуры С-СП.

Утверждение 1. Для совмещения основного и дублирующих алгоритмов, реализуемых в С-СП, необходимо и достаточно, чтобы координаты индексных пространств, на которых определены разные совмещаемые алгоритмы, не совпадали.

Отображение координат индексных пространств основного и дублирующих алгоритмов на пространство итераций и процессорное пространство осуществляется перемножением транспонированных матриц базисных векторов пространства итераций (U^T) и процессорного пространства (T^T) на координаты основного алгоритма (I_{SC}) и дублирующих алгоритмов (I_{EXL}), т. е.

$$\begin{aligned} U^T I_{SC}; U^T I_{EXL} &= U^T (I_{SC} + V_{EXL}); \\ T^T I_{SC}; T^T I_{EXL} &= T^T (I_{SC} + V_{EXL}). \end{aligned} \quad (4)$$

Поскольку вектор индексного смещения D_{jk} указывает на передачу значения переменной в ИП, то в координатах МИП вектор индексного смещения D_{SC}^{jk} определяется в виде $D_{SC}^{jk} = K_{SC} D_{jk}$

В этом случае компоненты вектора индексного смещения D_{SC}^{jk} на процессорном пространстве (α_{SC}^{jk}) и на пространстве итерации (β_{SC}^{jk}) определяются в виде

$$\alpha_{SC}^{jk} = T^T D_{SC}^{jk}; \beta_{SC}^{jk} = U^T D_{SC}^{jk}$$

В работе показано, что эти компоненты в совокупности полностью определяют потоки данных в С-СП.

Назовем временным расписанием заданного алгоритма моменты времени, в которых определены значения всех переменных этого алгоритма. Временное расписание для основного и дублирующих алгоритмов можно определить в виде скалярных произведений транспонированных векторов постоянных коэффициентов q^T и коор-

динаты ((Ksc I) для основного алгоритма и (Ksc I+Vex) для дублирующего алгоритма), в которых определены эти алгоритмы, т.е.

$$\begin{aligned} t(X_j(Isc)) &= (q^T, Ksc I) + \Gamma_j; \quad t(X_j(IEx)) = (q^T, (Ksc I + Vex)) + \Gamma_j; \\ t(\text{Пкор}(IEx)) &= (q^T, IEx) + \Gamma_{\text{кор}}; \quad \forall X_j \in V; \end{aligned} \quad (5)$$

где $t(X_j(Isc))$, $t(X_j(IEx))$ - моменты времени, в которых значение переменной X_j определено в основном и дублирующем алгоритмах соответственно;

q^T - транспонированный вектор постоянных коэффициентов;

$\Gamma_j, \Gamma_{\text{кор}}$ - произвольные функции координат МИП, представленные полиномиальной аппроксимацией.

Обозначим, через h_{jk} промежуток времени, необходимый для вычисления значений X_j , если известен момент времени, в котором определено X_k . Тогда для основного и дублирующего алгоритма справедливо, что

$$\begin{aligned} t(X_j(Isc)) - t(X_k(Isc)) &\geq h_{jk} \\ t(X_j(IEx)) - t(X_k(IEx)) &\geq h_{jk} \end{aligned} \quad (6)$$

где $t(X_k(Isc))$, $t(X_k(IEx))$ - моменты времени, в которых значение переменной X_k определено в основном и дублирующем алгоритмах соответственно.

В работе показано, что h_{jk} всегда можно определить из характеристик элементов используемой элементной базы.

Решение системы неравенств (6) для всех переменных X_j и признаков корректности определяет моменты времени, в которых определены значения всех переменных и признаков корректности основного и дублирующих алгоритмов согласно уравнениям (5), то есть определяется временное расписание С-СП.

Любое из уравнений (5) можно записать в виде

$$t(X_j(I)) = [N^{c-1} \ N^{c-2} \ \dots \ 1] L_j I + \gamma_j \quad (7)$$

С учетом того, что Γ_j - полином порядка $c-1$, γ_j - константа, а L_j - матрица постоянных коэффициентов, условием совместимости всех возможных пространств итераций и рассчитанных вариантов временного расписания является идентичность рангов матриц L_j и

$(L_j U^T)$, т.е.

$$\text{rank}(L_j) = \text{rank}(L_j U^T). \quad (8)$$

Процедура синтеза самопроверяемых систолических процессоров.

1. Пусть задан регулярный итеративный алгоритм. Определить размерность S индексного пространства, на котором он определен, а также порядок (c) длины критического пути алгоритма $O(N^c)$.

2. Выбрать размерность (t) процессорного пространства и размерность пространства итераций (u) так, чтобы $u+t=S$, и $u \geq c$.

3. Определить переменные, с помощью которых вычисляется признак корректности. Обычно выбирается та переменная, значение которой определяется значением всех других переменных.

4. Определить коэффициент масштабирования K_{SC} . Его компоненты определяются исходя из того, сколько дублирующих алгоритмов будут выполняться на С-СП. Если n_a — количество совмещаемых алгоритмов (включая основной), то хотя бы один из компонентов K_{SC} должен быть больше, чем n_a . Если осуществляется синтез структуры С-СП только со связями между ближайшими процессорными модулями, то необходимо масштабировать все размерности индексного пространства одинаковыми коэффициентами k_{SCi} .

5. Расчитать временное расписание основного алгоритма и определить значения постоянных коэффициентов матрицы L_j .

6. Исходя из условий совместимости пространства итераций U и временного расписания, определить U , а затем процессорное пространство T , ортогональное U .

7. Отобразить координаты основного алгоритма на U и T .

8. Определить компоненты каждого из векторов смещения дублирующих алгоритмов на процессорном пространстве (T^T_{EX1}) и на пространстве итераций (U^T_{EX1}) . Эти компоненты соответствуют пространственно-временным характеристикам сигналов, используемых при вычислении признаков корректности. Затем определяется каждый из векторов смещения дублирующих алгоритмов V_{EX1} путем решения системы уравнений:

$$U^T V_{EX1} = U^T_{EX1}$$

$$T^T V_{EX1} = T^T_{EX1}$$

9. Определить временное расписание основного и дублирующих алгоритмов.

10. Отобразить координаты дублирующих алгоритмов на T и U.

11. Определить межпроцессорные связи путем вычисления проекций всех векторов индексного смещения переменных основного и дублирующих алгоритмов на процессорном пространстве, включая векторы смещения признаков корректности. Число элементов задержки на пути распространения значений переменной определяется проекцией вектора индексного смещения этой переменной на пространство итераций. Число элементов задержки соответствует числу шагов итераций минус один, учитывая, что задержка на одном ПЭ составляет один шаг итерации.

В работе исследованы вопросы обнаружения, локализации и маскирования неисправностей в рамках структур синтезируемых С-СП. Показано, что в процессе функционирования С-СП постоянные и перемежающиеся неисправности можно обнаруживать в результате вычисления признаков корректности $P_{кор}$. Местонахождение неисправного ПЭ можно определить в результате анализа двух последовательно вычисленных $P_{кор}$, как показано в Табл. 1.

Кратные устойчивые неисправности обнаруживаются, если не существует конфигурации, в которой один исправный ПЭ находится между двумя неисправными ПЭ.

В работе показано, что предложенная процедура синтеза самопроверяемых СП позволяет синтезировать отказоустойчивые структуры путем совмещения по меньшей мере трех параллельно вычисляемых алгоритмов в С-СП при умеренных аппаратурных и временных затратах.

Таблица 1

Состояние	$P_{кор}$	Неисправный ПЭ
Сравнение 1. ПЭ ₁	Сравнение 2. ПЭ ₁₊₁	
1. Совпадение	Совпадение	Нет неисправностей ПЭ ₁ ПЭ ₁₊₁
2. Несовпадение	Совпадение	
3. Несовпадение	Несовпадение	

В приложениях предложена логическая структура и порядок

вычислений трех С-СП для решения задач умножения матриц, для вычисления двумерной развертки, решения задач транзитивного замыкания и поиска кратчайших путей в графах.

ОСНОВНЫЕ РЕЗУЛЬТАТЫ РАБОТЫ

В диссертационной работе предложены и исследованы методы и процедуры синтеза тестов для обнаружения кратных неисправностей сети в итеративных логических матрицах. Разработана процедура формального синтеза самопроверяемых систолических процессоров.

При решении поставленных в диссертационной работе задач были получены следующие результаты:

1) Предложено три метода синтеза тестов для обнаружения кратных функциональных неисправностей в одномерных ИЛМ:

а) I-тестирование: правильность откликов ИЛМ на тестовые векторы можно проверить простой схемой равнозначности, поскольку отклики ячеек идентичны между собой;

б) CI-тестирование: позволяет синтезировать тестовые множества, размер которых, не зависит от числа ячеек в проверяемой одномерной ИЛМ и при этом сохраняет простоту проверки откликов ИЛМ на тестовые векторы;

в) PI-тестирование: позволяет упростить процесс генерации тестовых векторов (благодаря свойству С-тестируемости ИЛМ), и простоту проверки откликов, хотя размер сгенерированного тестового множества, как правило, больше, чем при С-тестируемости.

2) Разработан инженерный подход к синтезу встроенных средств автономного тестового диагностирования, основанный на методах CI и PI-тестирования, для обнаружения кратных неисправностей.

3) Показано, что новые методы синтеза I, CI, PI тестовых множеств для диагностирования одномерных однонаправленных ИЛМ также можно применить для одномерных двунаправленных ИЛМ.

4) Предложен метод синтеза ортогональных С-тестируемых ИЛМ и процедура синтеза тестов для них. Получена оценка верхней границы длины С-тестового множества и доказано, что она выгодно отличается от ранее известных результатов.

5) Предложен метод синтеза С-тестируемых гексагональных ИЛМ и процедура синтеза тестов для таких ИЛМ.

6) Предложен метод синтеза S -тестируемых двумерных ИЛМ, основанный на свойствах подстановок типа совершенной тасовки и стандартной транспозиции. Показано, что верхняя граница числа тестовых векторов, полученных этими методами, существенно меньше, чем оценки полученные для других типов S -тестируемых двумерных ИЛМ.

7. Предложена процедура формального синтеза самопроверяемых систолических процессоров (S -СП), основанная на анализе индексного пространства алгоритма, выполняемого S -СП. Предложенная процедура позволяет синтезировать различные модификации S -СП для вычисления заданного алгоритма.

8. Предложена методика расчета временного расписания для вычислений, которые имеют место в совмещенных алгоритмах S -СП.

9. Предложены способы обнаружения неисправностей и локализации неисправного модуля непосредственно в процессе работы S -СП на основе анализа признаков корректности. Признаки корректности вырабатываются в соответствующих процессорных элементах S -СП путем сравнения результатов вычислений основного и дублирующих алгоритмов.

10. Предложен способ маскирования неисправностей на основе синтеза M -кратных мажоритарных схем, встроенных в S -СП. Получены оценки дополнительных аппаратурно-временных затрат.

11. Предложены структуры и рассчитан порядок вычислений трех S -СП, предназначенных для решения следующих задач:

а) умножение матриц, б) поиск кратчайших путей в графах и вычисление транзитивного замыкания, в) вычисление двумерной развертки.

ОПУБЛИКОВАННЫЕ РАБОТЫ ПО ТЕМЕ ДИССЕРТАЦИИ

1. Дербунович Л. В. Нуньес С. Метод синтеза проверяющих тестов для однородных перепрограммируемых логических схем / Тезисы докл. республ. н. т. конф. "Микропроцессорные системы связи на железнодорожном транспорте", киев, 1990 г. с. 6-7.

2. Нуньес С. Обнаружение кратных неисправностей в итеративных логических матрицах / Тезисы докл. республ. н. т. конф. "Функционально ориентированные вычислительные системы", г. Алушта, Окт. 1990г. с. 169.

Ответственный за выпуск к. т. н. Мызь А. Н.
Подп. к печ. *17.04.93* Формат 60x84 1/16. Бумага тип. Печать
офсетная. Усл. печ. л. 1,0.
Уч.-изд. л. 1,0. Тираж 100 экз. Зак № *1062*. Бесплатно.

Харьковское межвузовское арендное полиграфическое предприятие.
310093, Харьков, ул. Свердлова 115.

111252

AB 27.117

AB 27.117