К И Е В С К И Й П О Л И Т Е Х Н И Ч Е С К И Й И Н С Т И Т У Т

На правах рукописи

НЕЙРА ВАЛЬВЕРДЕ М. АРТУРО
(Перу)

УДК 681.32

СТРУКТУРНО-АЛГОРИТМИЧЕСКАЯ ОРГАНИЗАЦИЯ МИКРОПРОЦЕССОРНЫХ УСТРОЙСТВ СИСТЕМ ПЕРЕДАЧИ ИНФОРМАЦИИ

Специальность: 05.13.13 - Вычислительные машины, комплексы, системы и сети

АВТОРЕФЕРАТ

Диссертация на соискание ученой степени
кандидата технических наук

КИЕВ-1993

Работа выполнена на кафедре специализированных вычислительных средств Киевского политехнического института.

Научный руководитель: доктор технических наук, профессор Тарасенко В. П.

Официальные оппоненты: доктор технических наук, профессор Компанец Л. Ф.

- кандидат технических наук, с. н. с. Цвелодуб О. В.

Ведущая организация - Институт проблем регистрации информации АН Украины /г. Киев/

Защита состоится "18" октября 1993 г. В 14^30 часов на заседании специализированного Совета Д 068.14.09 в Киевском политехническом институте.

Отзывы на автореферат в двух экземплярах, заверенные печатью учреждения, просим направить по адресу: 252056, Киев-56, просп. Победы, 37, КПИ, Ученому секретарю.

С диссертацией можно ознакомиться в библиотеке Киевского политехнического института.

Автореферат разослан "13" сентября 1993 г.

Ученый секретарь специализированного Совета
Д 068.14.09, доктор технических наук,
доцент О. В. Бузовский

ЛННБ України ім.В.Стефаника
00815271 (О)

ЛНБ ім. В. Стефаника
АН України

АВ 24.933

АННОТАЦИЯ

Целью настоящей диссертационной работы является исследование и разработка методов структурно-алгоритмической организации микропроцессорных устройств (МПУ) систем передачи информации (СПИ), обеспечивающих передачу заданных объемов информации различных уровней приоритетности по каналам связи с требуемой достоверностью и быстродействием.

Для достижения поставленной цели решались следующие задачи:

- исследование и разработка методики оценки производительности МПУ СПИ;
- исследование, разработка и оптимизация алгоритмов функционирования МПУ СПИ;
- разработка методики формализованного определения структурной организации МПУ СПИ;
- исследование возможностей построения графо-аналитических моделей для оценки параметров процесса автоматического восстановления отказоустойчивых МПУ СПИ.

Автор выносит на защиту следующие основные положения:

1. Методику оценки производительности мультимикропроцессорных систем (ММПС) с функциями связных процессоров (СП), позволяющую достичь требуемого уровня производительности при минимуме затрат.

2. Методику оптимального распределения функций центров коммутации пакетов (ЦКП) между микропроцессорными модулями (МПМ), обеспечивающую минимизацию обмена информацией, передаваемой между модулями.

3. Подход и методику определения структуры связного процессора, обеспечивающие достижение заданной производительности, высокой надежности, возможностей изменения конфигурации и наращивания сети, а также необходимого уровня диагностируемости средств СПИ.

ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

Актуальность диссертационной работы. Необходимым условием функционирования любой сети ЭВМ является осуществление надежного и оперативного обмена информацией между ее звеньями. В современных сетях ЭВМ обмен реализуется СПИ, представляющими

собой сложные инженерно-технические комплексы с высокой степенью автоматизации функций и пространственным рассредоточением своих компонент. Такое развитие технических средств СПИ обусловлено не только созданием сетей ЭВМ городского, регионального, государственного и других уровней, в которых громадные массивы информации транспортируются на большие расстояния по каналам разного вида и назначения (телефонным, телеграфным, специальным, проводным, радиорелейным, стекловолоконным, КВ- и УКВ-радио, спутниковым и т.п.), но и постоянным и значительным расширением многообразия, повышением сложности и оперативности решаемых сетями ЭВМ задач. В сетях ЭВМ находит преимущественное использование цифровая форма представления информации. Это объясняется следующими основными причинами. Во-первых, практически вся информация в сетях ЭВМ вырабатывается и потребляется цифровыми вычислительными машинами; во-вторых, значительно проще обрабатывать и защищать информацию, представленную в цифровой форме, чем в аналоговой; в-третьих, только цифровая форма представления информации позволяет в принципе унифицировать все многообразие видов связи, сведя их к единым методам передачи информации по дискретным каналам. О последнем свидетельствуют, в частности, активные разработки и внедрение систем цифрового радиовещания, цифровой звуко- и видеозаписи, цифровой телефонии, цифрового телевидения, интегральных систем передачи информации.

Таким образом, СПИ в современных сетях ЭВМ представляют собой многоуровневые, сетевые интегральные системы, разработка которых требует овладения как современными методами и средствами проектирования, так и последними достижениями микроэлектроники и вычислительной техники, к которым относятся микропроцессоры (МП) и микропроцессорные средства (МПС). Структурно-функциональное и технико-экономическое качества МП и МПС открывают широкие возможности по использованию их как новой элементной базы построения СПИ и сетей ЭВМ, позволяющей создавать в первую очередь многофункциональные и высокоэффективные оконечные и промежуточные устройства СПИ, использующие кодонезависимые процедуры передачи данных, принципы пакетной передачи информации, стандарты и рекомендации международной организации по стандартизации (МОС), международного консультативного комитета по телефонии и телеграфии (МККТТ).

Вместе с тем, элементная база в виде МП и МПС определяет программную реализацию устройств СПИ, которая, в отличие от аппаратной, вносит существенные особенности в процессе проектирования устройств СПИ. К таким особенностям, например, относятся необходимость учета конкуренции процессов за ограниченный вычислительный ресурс; наличие нескольких асинхронных параллельных процессов; ограничения на внутреннюю оперативную память; приоритетность обслуживания информационных потоков и др. В связи с этим особую актуальность приобретает задача структурной организации и разработки алгоритмов функционирований микропроцессорных аппаратно-программных средств, выполняющих функции различных устройств СПИ. С этой задачей тесно связаны вопросы обеспечения отказоустойчивости и производительности таких средств. Решение указанного круга задач относится к области разработки методов проектирования функционально-ориентированных средств вычислительной техники и имеет большую практическую значимость.

Методы исследования базируются на использовании аппарата вычислительной математики, теории цифровых ЭВМ и микропроцессорных систем, теории графов, теории массового обслуживания, отдельных положений теории алгоритмов и др.

Научная новизна работы опред ляется тем, что в ней предложены новые методики и подходы к проектированию МПУ СПИ, повышающие эффективность функционирования систем и сетей телеобработки информации за счет рационального выбора структурной организации.

Основные научные результаты, представленные на защиту, заключаются в следующем:

1. Разработана методика определения максимально возможной производительности ММПС с функциями СП, фактической производительности ММПС при различных характеристиках потоков обращений к общей памяти (ОП), позволяющая также проследить зависимости производительности ММПС от числа МП, связности выполняемых программ, производительности ОП и МП.

2. Предложена методика нахождения оптимального распределения функций ЦКП по МПМ, при котором достигается минимальный обмен информацией между ними.

3. Изложена методика обоснованного выбора структурной организации ММПС для СП и разработана модель СП в виде замкнутой

системы массового обслуживания (СМО), которая дает возможность получить верхнюю оценку суммарной величины коэффициентов использования МП в ММПС.

4. Предложена графо-аналитическая модель для оценки надежностных параметров процесса автоматического восстановления отказоустойчивых связных процессоров (ОУСП), позволяющая учесть все основные особенности реального процесса восстановления ОУСП, при относительной простоте самой модели.

Практическая ценность работы состоит в том, что предложенные средства, методики и подходы могут быть использованы при проектировании функционально-ориентированных вычислительных средств с функциями МПУ СПИ, обладающих высокой надежностью, отказоустойчивостью и быстродействием, а также рядом улучшенных эксплуатационных характеристик.

Апробация работы. Основные результаты исследований, отраженные в диссертационной работе, докладывались и обсуждались на научно-технических семинарах кафедры специализированных вычислительных средств Киевского политехнического института (1991-1992 гг.) и на научно-технической конференции "Аппаратные и программные средства локальных сетей ЭВМ" в г. Киеве (1991 г.)

Публикации. По материалам диссертационной работы опубликовано 7 печатных работ.

Структура и объем работы. Диссертационная работа состоит из введения, трех глав, заключения и списка литературы (152 наименования). Основное содержание работы изложено на 111 страницах машинного текста, работа содержит 24 рисунков и 2 таблицы.

Во введении обоснована актуальность темы, указаны цель и задачи исследований, сформулированы защищаемые положения, показана их научная новизна и практическая ценность.

В первой главе проведен анализ функциональной и структурной организации МПУ СПИ и предложены алгоритмы обработки кадра сообщения в приемном и передающем каналах в МПУ. Рассмотрены вопросы функционально-структурной организации связных процессоров, как основных элементов МПУ СПИ, и центров коммутации пакетов как МПУ, имеющих более сложную функциональную структуру.

Вторая глава посвящена выбору микропроцессорных средств при проектировании устройств СПИ. Рассмотрены методики оценок

структурных и функциональных характеристик ММПС для центров коммутации, производительности ММПС с функциями связного процессора, а также изложена модель для оценки параметров процесса автоматического восстановления СУСП МПУ СПИ.

В третьей главе рассмотрены определение объема локальной буферной памяти для канальных модулей сетевых процессоров СПИ и реализация алгоритма функционирования центров коммутации пакетов СПИ в ММПС. Исследованы структурная организация связного процессора ЦКП СПИ и способ организации страничной локальной памяти для управляющих модулей связных процессоров.

В заключении сформулированы основные результаты работы.

СОДЕРЖАНИЕ РАБОТЫ

Технические средства СПИ, при построении которых в первую очередь находят применение МП и микроЭВМ, можно разделить на абонентские пункты; устройства концентрации нагрузки; центры коммутации.

В общем случае программируемые устройства СПИ могут быть заданы в форме функциональной организации, отображаемой в структурную организацию аппаратных и программных средств микропроцессорного устройства. Такое выделение целесообразно как с точки зрения анализа устройства, так и при решении ряда вопросов проектирования.

Под функциональной организацией МПУ СПИ будем понимать конечное множество F функций, реализуемых тем или иным устройством, а также множество их функциональных взаимосвязей.

Множество W взаимосвязанных аппаратных и программных модулей, составляющих устройство и реализующих заданное множество функций, определяют как структурную организацию. Между функциональной и структурной организациями устройства того или иного класса нет взаимно однозначного соответствия, так как заданная функциональная организация может быть в общем случае реализована различными структурными организациями. Выбор W и нахождение наилучшего отображения F на W является одной из важных задач при проектировании программируемых устройств СПИ.

Анализ множества задач, выполняемых устройствами СПИ, показывает, что множество F выполняемых функций целесообразно разбить на ряд подмножеств $\bigcup_{i \in I} F_i = F$. Так могут быть выделены

подмножества сетевых функций F_N, связанных с передачей сообщений и управлением потоками и сетью в целом, терминально-пользовательских функций F_T, функций обмена с устройствами ввода-вывода (УВВ) F_O, управляющих функций F_C, сервисных функций F_S, функций контроля и обеспечения надежности F_K.

Подмножества F_O, F_C, F_S и F_K носят довольно общий характер для названных выше устройств. Подмножество F_T фукций, связанных с взаимодействием с оператором, наиболее характерно для абонентских пунктов и включает в себя такие элементы, как редактирование вводимых данных и их контроль, управление изображением, защита от несанкционированного доступа и др.

Специфическим устройством СПИ, обеспечивающих передачу в сеть обмена информации (СОИ), является подмножество функций F_N. Состав его как количественно так и качественно, определяется типом устройств СПИ.

В работе предложены алгоритмы обработки кадра сообщения в приемном и передающем каналах, позволяющие реализовать функции установления, ведения и отбоя связи между абонентами независимо от типа МПУ СПИ.

Таким образом программируемые устройства СПИ в общем случае являются устройствами с достаточно сложной функциональной организацией.

Комплекс технических средств (ТС) МПУ СПИ имеет в своем составе аппаратуру передачи данных (АПД), вычислительный комплекс - связной процессор (СП) и рабочее место оператора (РМО). СП - это программируемый микропроцессорный комплекс, осуществляющий обработку информации, находящейся в оперативной памяти комплекса, записанной в нее из каналов связи или РМО, и управление вводом-выводом. В составе СП обычно выделяется подсистема взаимодействия с каналами (ПВК), подсистема обработки информации (ПОИ) и подсистема ввода-вывода (ПВВ).

Базовым элементом для создания МПУ систем и сетей телеобработки информации являются связные процессоры.

Показано, что производительность однопроцессорной структуры СП ограничивается конечной пропускной способностью и конфликтами при обращении к магистрали. Кроме того, установлено, что двухпроцессорный СП имеет невысокую надежность и ограниченные возможности по наращиванию системы.

Предложена мультимикропроцессорная структура связного

процессора, состоящая из трех групп функциональных модулей (ФМ). Каждый ФМ осуществляет аппаратную поддержку функций, реализуемых соответствующей подсистемой.

Центры коммутации (ЦК) являются МПУ с более сложной функционально-структурной организацией по сравнению с другими устройствами СПИ. Показано, что наиболее полно удовлетворяет сетевым требованиям структура центра коммутации пакетов, состоящая из набора функционально-ориентированных модулей (ФМ), объединенных для совместной работы общим полем памяти. Структура и функции модулей ЦКП зависят от конкретных требований к передаче информации и от производительности МП.

На этапе проектирования микропроцессорных устройств СПИ одной из важнейших задач является выбор некоторого ряда МП-семейств БИС. Такой выбор производится после определения класса структурных организаций устройства СПИ в микропроцессорном базисе.

Задача определения реальной производительности (быстродействия) является, как известно, актуальной еще со времени появления первых ЭВМ. Применительно к микроЭВМ и МП, повидимому, лучшим способом определения производительности является использование оценочных программ типа "bench-mark". Программа типа "bench-mark" - это программа решения на оцениваемом МП такой задачи, которая по составу операций соответствует классу задач предполагаемого применения. Обычная длина "bench-mark" программы - 100...200 команд. В ее составе обязательно должны быть операции по вводу и выводу информации. Важным достоинством процедуры выбора МП на основе "bench-mark" программ является то, что она не только определяет время решения задачи на конкретном МП, но и обнаруживает достоинства и недостатки его системы команд для заданной области применения.

Таким образом, предложенный способ на основе оценочной "bench-mark" программы позволяет определить значение быстродействия МП и сделать вывод о возможности использования данного МП в МПУ СПИ.

Рассмотрена методика оценки структурно-функциональных характеристик мультимикропроцессорных систем для центров коммутации. Общие условия применения мультимикропроцессорных вычислительных средств, получили название мультипрограммной ситуации (МП-ситуации). В качестве критериев эффективности

использования ММПС в центрах коммутации (ЦК) обычно принимают такие условия

$$t < t_з < t_о, \quad P(t) > P_з(t_з) > P_о(t_о),$$

или

$$t_з > t = \min, \quad P_з(t_з) < P(t) = \max,$$

где t - время реализации заданного набора функции (ЗНФ) с помощью ММПС, $t_з$ - заданное время реализации ЗНФ, $t_о$ - среднее время реализации ЗНФ на отдельном микропроцессоре, $P(t)$ - вероятность реализации ЗНФ с помощью ММПС за время t, $P_з(t_з)$ - вероятность реализации ЗНФ на заданное время $t_з$, и $P_о(t_о)$ - вероятность реализации ЗНФ на отдельном микропроцессоре за время $t_о$.

Метод анализа МП-ситуации в ЦК. Основная идея метода заключается в нахождении оптимального уровня реализации ЗНФ, а также в определении временных и вероятностных характеристик МП-ситуации, которые позволяют судить об эффективности выбранной ММПС. ЗНФ может выполняться на следующих МП-уровнях (j - номер уровня): $j = 1$ - весь ЗНФ реализуется каждым микропроцессором без диспетчера; $j = 2$ - часть ЗНФ реализуется на уровне дублирования, другая часть распределена между микропроцессорами и реализуется параллельно без диспетчера; $j = 3$ - то же, что и при $j = 2$, но с диспетчером; $j = 4$ - весь ЗНФ распределяется между микропроцессорами и реализуется с диспетчером; $j = 5$, то же, что при $j = 4$, но без диспетчера.

Различные МП-уровни характеризуются различной эффективностью использования ММПС. В то же время, задавая определенные значения $t_з$ и $P_з$, можно выбрать субоптимальный или оптимальный МП-уровень, обеспечивающий выполнение главных условий:

$$t < t_з \text{ и } P(t) > P_з(t_з).$$

Получены выражения для оценок времени и вероятности реализации ЗНФ в ММПС.

Методика определения оптимального МП-уровня. Если известен ЗНФ и характеристики ММПС $t_о$, $\lambda_1 = 1/T_1$, M, N_{cj}, t_c, и заданы $t_з$ и $P_з(t_з)$, где T_1 - средняя наработка на отказ отдельного микропроцессора; M - число микропроцессоров в ММПС; N_{cj} - среднее число обращений к диспетчеру на j уровне реализации ЗНФ; t_c - среднее время работы диспетчера при обработке одной заявки, то оптимальный МП-уровень определяется как результат выполнения следующего алгоритма:

1. Найти границы реализуемости ЗНФ $t_з < t_o$ и $t_з > t_o / M$.
2. Рассчитать показатели P_j для возможных уровней при $t_j \leqslant t_з$
3. Проверить условие $P_з > P_j$ и выбрать допустимый уровень.
4. Вычислить $t_{j\,min}$
5. Определить минимальное время уровня по условию $t_{j\,min} - t_з > 0$.
6. Рассчитать показатели P_j для всех $t_{j\,min}$ и выбрать оптимальный МП-уровень по условию $\max P_j > P_з$.

Таким образом, изложенная методика позволяет провести оценку и анализ основных структурных и функциональных характеристик ММПС для ЦК, рационально выбрать их конфигурацию на ранних стадиях их проектирования без детальной проработки аппаратных средств и программного обеспечения.

Рассмотрены вопросы оценки производительности ММПС с функциями СП, в которой каждый МП-модуль имеет локальную память и, кроме того, имеется одномодульная ОП. Производительность ММПС и ее снижение относительно суммарной производительности всех МП зависят от пропускной способности ОП и наличия конфликтов при обращении к занятой ОП.

Максимальная производительность ММПС достигается при условии, что потоки обращений от МП к ОП регулярны и конфликты отсутствуют. Фактическая же производительность зависит от случайных величин - интервалов формирования каждым МП обращений к ОП и длительностей их обслуживания - распределенных, например, по экспоненциальному закону. Для многих технических типов ОП длительность обслуживания определяется циклом ОП и является постоянной величиной. Поэтому с инженерной точки зрения представляет интерес также оценка производительности ММПС, когда формирование обращений происходит в случайные моменты времени, а их обслуживание происходит за постоянное время τ. Заметим, что порядок получения оценок во всех трех вышеуказанных случаях одинаков и вытекает из следующего.

Получено выражение для оценки производительности ММПС

$$V = \frac{l}{T_o}\left(1 - \frac{l_{cp}}{l}\right)$$

где l - индивидуальные потоки; T_o - среднее время выполнения одной команды любым МП в ММПС; l_{cp} - среднее число обращений к ОП.

В регулярных потоках обращений интервалы между соседними обращениями каждого МП постоянны и равны T_0 / q (q - связность программы по ОП). Количество МП, обслуживаемых ОП без задержки далее будем называть критическим. Для регулярных потоков это количество равно

$$l_{кр} = T_0 / q\tau$$

Если $l > l_{кр}$, то образуется очередь из $l_{ср}$ МП, ожидающих обслуживания. При этом

$$l_{ср} = l - T_0 / q\tau$$

Тогда производительность ММПС с функциями СП определяется как

$$V_{max} = \begin{cases} 1 / T_0 & \text{при } l \leqslant l_{кр}, \\ 1 / q\tau & \text{при } l > l_{кр}. \end{cases}$$

При фиксированной связности каждого МП по ОП максимальная производительность ММПС не зависит от числа МП.

В случайных потоках обращений к ОП с постоянным временем их обслуживания конфликтные ситуации возможны при любом числе МП. Среднее число МП, ожидающих обслуживания - $l_{ср} = l - T_0 / q\tau(1 - P_0)$

Тогда производительность ММПС с функциями СП определяется как .

$$V = (1 - P_0) / q\tau$$

где P_0 - стационарная вероятность отсутствия обращений к ОП.

Если связность по ОП велика, а быстродействия ОП и МП - величины, мало отличающиеся, то производительность ММПС с функциями СП приближается к производительности одного МП. При достаточно большом числе МП в ММПС вероятность $P_0 \dashrightarrow 0$, а производительность в этом случае приближается к предельной производительности регулярной модели СП, когда число обращений к ОП превышает ее пропускную способность.

Таким образом, изложенная методика позволяет определить максимально возможную производительность ММПС с функциями СП, фактическую производительность ММПС при различных характеристиках потоков обращений к ОП, а также проследить зависимость производительности ММПС от числа МП, от связности выполняемых программ, от производительности ОП и МП.

В работе изложена модель для оценки параметров процесса автоматического восстановления отказоустойчивых связных процессоров устройств СПИ. Используя предложенную графо-аналити-

ческую модель можно получить надежностные параметры ОУСП. Кроме того, графо-аналитический подход к построению таких моделей, в отличие от известных, позволяет учесть все основные особенности реального процесса восстановления ОУСП при относительной простоте самих моделей.

В данной работе анализируется функционирование СП с ограниченной локальной буферной памятью канальных модулей (КМ) и предлагается методика оценки необходимого объема этой памяти.

СП обслуживает многие каналы связи, осуществляя одновременно прием, обработку и передачу пакетов. Входящие в СП пакеты записываются со скоростью передачи данных по каналу в локальную буферную память (ЛБП), затем обрабатываются процессором, определяющим направление выдачи, и выдаются адресату освобождая место в ЛБП.

В СП с большим числом каналов связи ЛБП КМ разбивается на зоны для параллельного обслуживания нескольких пакетов. Способы разделения на зоны зависят от метода организации памят... Зона предназначена для хранения пакета, при этом размер зоны соответствует максимальному размеру пакета. Таким образом поступивший в СП пакет занимает зону ЛБП КМ в течение следующих интервалов времени:

1) ввод в СП - запись в ЛБП пакета со скоростью передачи в канале связи;

2) ожидание в очереди на отработку пакета процессором КМ;

3) обработка пакета процессором;

4) ожидание в очереди к выходному каналу;

5) передача пакета в канал;

6) ожидание квитанции.

Пакет освобождает зону ЛБП лишь после выполнения последовательности операций по всем перечисленным интервалам.

Для определения объема ЛБП КМ можно исходить из того, что модель КМ СП соответствует многофазной системе массового обслуживания (СМО) с отказами, блокировкой и пуассоновским входным потоком с интенсивностью λ .

Для определения объема памяти при допустимой вероятности отказа P_{R1} последовательным изменением числа зон (N) можно найти минимальное N^*, удовлетворяющее условию

$$P_{R1} > P_R (N^*),$$

где $P_R (N^*)$ - вероятность отказа в приеме пакета в ЛБП КМ как

функцию минимального числа зон N^*.

Объем одной зоны ЛБП КМ q может быть найден по первым двум моментам распределения размеров пакетов и заданной вероятности переполнения P_β. Решение уравнения

$$\int_0^q \frac{(K\Lambda)^K}{(K-1)!} u^{K-1} e^{-K\Lambda u} du = P_\beta,$$

где $\Lambda = \sum_{i=1}^{K} \lambda_i$; k - соответствует порядку распределения Эрланта, для целого q определяет объем одной зоны ЛБП. При P_β = 0,97 предыдущее уравнение преобразуется к виду

$$e^{-K\Lambda q} \sum_{i=0}^{K-1} \frac{(K\Lambda q)^i}{i!} = 0{,}03$$

Выражение $Q = N^* \cdot q$ определяет верхний предельный объем ЛБП КМ СП.

Таким образом, использование замкнутой многофазной СМО как модели СП позволяет определить верхний требуемый объем ЛБП для канальных модулей связных процессоров.

В работе разработан алгоритм функционирования ЦКП в ММПС, который заключается в следующем. Алгоритм функционирования ЦКП сводится к выполнению их функций. Количество вычислительных модулей, их функциональное назначение для конкретного применения выбираются исходя из распределения по ним их функций. При этом возникает задача поиска оптимального распределения между МПМ функций, обеспечиваемых программными модулями. Такое распределение должно минимизировать обмен информацией, передаваемой между модулями.

Для нахождения оптимального распределения функций между модулями в указанном выше смысле представим алгоритм функционирования ЦКП эквивалентным графом, вершинам которого сопоставлены программные модули ЦКП. Дуги графа представляют собой связи между программными модулями. Тогда задача разбиения алгоритма на группы программных модулей, размещаемых в ММПС, будет рассматриваться как задача разбиения эквивалентного графа на подграфы.

Найти такое множество подграфов $G_z(X_z, U_z)$ исходного графа $G(X,U)$, $z = \overline{1,L}$ (X - множество вершин, а U - множество дуг графа), которое обладало бы перечисленными ниже свойствами:

1. $$\bigcup_{z=1}^{L} X_z = X,$$

2. $X_{z_1} \cap X_{z_2} = \Phi$, где Φ - пустое множество, $z_1 \neq z_2$; $z_1, z_2 \in \overline{1,L}$.

3. $$\sum_{\substack{\text{по всем} \\ U_z(i,k) \in U_z}} (\delta_{i_z} + \delta_{k_z})\, y_z(i,k) \leq V_z, \quad z = \overline{1,L},$$

где $$y_z(i,k) = \begin{cases} 1, & \text{если } U_z(i,k) \in U_z \\ 0, & \text{если } U_z(i,k) \notin U_z \end{cases}$$

δ_{i_z} и δ_{k_z} - веса i-й и k-й вершин ($i = \overline{1,N}$, где N число вершин). А V_z - соответствует объему памяти МПМ.

Заметим, что задача имеет решение, если

$$\sum_{i=1}^{N} \delta_{i_z} \leq \sum_{z=1}^{L-1} V_z$$

Последнее соотношение обеспечивает возможность нахождения, по крайней мере, одного места размещения любого программного модуля в ММПС.

4. $$Q_j = \sum_{z_j}^{L_j} \sum_{\substack{\text{по всем} \\ U_{z_j}(i,k) \in U_{z_j}}} W(i,k)\, y_{z_j}(i,k) \to max,$$

где $j = \overline{1,M}$; M - число МПМ; W(i,k) - вес дуги.

Оптимальным решением поставленной задачи будет такое множество подграфов $\bar{G}_z(\bar{X}_z, \bar{U}_z)$, $z = \overline{1,L}$, исходного графа G(X,U), которое при выполнении условий 1, 2, 3 максимизирует 4.

Таким образом, предложенная выше методика позволяет найти оптимальное распределение функций ЦКП по МПМ, при котором достигается минимальный обмен информацией между ними.

В данной работе исследована структурная организация связного процессора ЦКП СПИ. Эта структура микропроцессорных систем (МПС) в назначении СП должна соответствовать магистральной модульной ММПС с функциональным типом организации модулей, имеющей как ОП, так и локальную память (ЛП) в отдельных МП-модулях. В структуре имеются функционально-ориентированные МП-модули, которые обозначены следующим образом: КМ - канальные МП-модули (линейные процессоры); ОМ - обрабатывающие МП-модули; МВВ - МП-модули ввода-вывода. Сами функциональные МП-модули состоят из МП, ЛП, аппаратных средств сопряжения с

ОП, а также дополнительных устройств для сопряжения с каналами связи (для КМ), либо с устройствами ввода-вывода (для МВВ).

Для оценки качества структуры ММПС (в назначении СП) будем использовать суммарную величину K коэффициентов использования всех МП. При этом коэффициентом использования i-го МП будем называть величину

$$K_i = \lim_{t \to \infty} \frac{\tau_i(t)}{t}$$

где $\tau_i(t)$ - время занятости i-го МП выполнением заданных функций на интервале $(0,t)$. Структура СП состоит из M функциональных МП-модулей и ОП. При этом каждая ЛП доступна лишь МП соответствующего модуля и при обращении к ЛП конфликты не возникают. Пусть p - вероятность заявки (обращения) к собственной ЛП, а времена подготовки (формирования) заявок в МП и выполнения заявок в ОП и ЛП являются независимыми экспоненциально распределенными случайными величинами со средними значениями $T_{МП}$, $T_{ОП}$ и $T_{ЛП}$ соответственно. Очевидно, что

$$K_i = (T_{МПi} + T_{ЛПi}) / (T_{МПi} + T_{ЛПi} + T_{ОПi}).$$

Для определения K представим структуру СП в виде замкнутой сети, состоящей из трех систем массового обслуживания (СМО). При этом СМО1 соответствует подготовке заявок в МП, СМО2 - выполнению заявок в ЛП, СМО3 - выполнению заявок в ОП комплекса.

Поскольку каждый МП в составе МП-модуля может обращаться лишь к своей ЛП, то СМО1 и СМО2 являются M-канальными СМО без очередей, а СМО3 - одноканальной СМО с ожиданием. Из СМО1 с вероятностью p заявка попадает в СМО2, а с вероятностью q=1-p в СМО3. Из СМО2 и СМО3 заявки с вероятностью, равной единице, возвращаются в СМО1. Пусть λ_j - интенсивность обслуживания заявок в СМОj, (j = 1, 2, 3), причем $\lambda_1 = T_{МП}^{-1}$, $\lambda_2 = T_{ЛП}^{-1}$, $\lambda_3 = T_{ОП}^{-1}$.

Тогда суммарная величина коэффициентов использования всех МП в СП, равная среднему числу заявок $\bar{M}_1$ в СМО1, может быть найдена как

$$K = \frac{\lambda_3}{(1-p)\lambda_1} - \left(\frac{\lambda_2}{\lambda_2 + \lambda_1 p}\right)\left(\frac{\beta^{M+1}}{M! \sum_{i=0}^{M} \frac{\beta^i}{i!}}\right)$$

где $\beta = (\lambda_2 \lambda_3 + p \lambda_1 \lambda_3) / (1-p) \lambda_1 \lambda_2$; $M = m_1 + m_2 + m_3$ (m_j - число заявок в j-й СМО). Последнее выражение определяет верхнюю

оценку суммарной величины коэффициентов использования МП в СП.

В данной работе предложен способ матрично-страничной организации ЛП для управляющих модулей связных процессоров СПИ. Сущность способа состоит в том, что все адресное пространство устройства контроля (УК), имеющее 2^n адресов (n - разрядность адресной шины МП), разбивается на 2^k одинаковых зон емкостью 2^{n-k} адресов каждая. Физическая ЛП выполняется в виде блоков или страниц емкостью в 2^{n-k} слов. Каждой зоне адресного пространства ставится в соответствие несколько таких страниц ЛП (вместо одной страницы в нерасширенной ЛП), причем число страниц в отдельных зонах может быть разным. В результате этого ЛП УК приобретает конфигурацию матрицы, элементами которой являются страницы ЛП емкостью 2^{n-k} слов. Матрица имеет определенное число столбцов и 2^k строк, т.е. зон, причем все страницы одной зоны занимают один и тот же участок адресного пространства.

Таким образом, вышеописанный способ, позволяет организовать матрично-страничную ЛП УК СП, емкость которой может быть во много раз больше прямо адресуемой (нерасширенной) ЛП. Кроме того, для увеличения емкости страницы ЛП можно две или больше зон ЛП объединить в одну, тогда матрично-страничная локальная память содержит страницы различной емкости.

ОСНОВНЫЕ РЕЗУЛЬТАТЫ РАБОТЫ

1. Предложена методика нахождения оптимального распределения функций центра коммутации пакетов по микропроцессорным модулям, при котором достигается минимальный обмен информацией между ними.

2. Разработана методика определения максимально возможной производительности ММПС с функциями связного процессора, фактической производительности ММПС при различных характеристиках потоков обращений к общей памяти, позволяющая также проследить зависимости производительности ММПС от числа микропроцессоров, связности выполняемых программ, производительности ОП и МП.

3. Предложена графо-аналитическая модель для оценки надежностных параметров процесса автоматического восстановления отказоустойчивых связных процессоров СПИ, позволяющая учесть все основные особенности реального процесса восстановления

ОУСП, при относительной простоте самой модели.

4. Изложена методика обоснованного выбора структурной организации ММПС для СП и разработана модель СП в виде замкнутой системы массового обслуживания (СМО), которая дает возможность получить верхнюю оценку суммарной величины коэффициентов использования МП в ММПС.

Основные положения диссертации опубликованы в следующих работах:

1. Швец Е.М., Медведев С.Л., Нейра В.М.А. Схемотехническое проектирование высокопроизводительных станций локальных вычислительных сетей// Вестн. Киев. политехн. ин-та. Автоматика и электроприборостроение. - К.,1992. - Вып. 29, с. 49-53.

2. Тихонова О.А., Медведев С.Л., Нейра В.М.А. Зависимость характеристик волоконно-оптических сетей связи от параметров элементной базы//Вестн. Киев. политехн. ин-та. Автоматика и электроприборостроение. - К.,1992. - Вып. 29, с. 45-49.

3. Нейра М.А., Тарасенко В.П. Структурная организация связного процессора центра коммутации пакетов. - Киев. политехн. ин-т,1992. - 11 с. - Деп. в УкрИНТЭИ 03.12.92. - N 1884Ук92.

4. Нейра М.А., Тарасенко В.П. Модель для оценки параметров процесса автоматического восстановления отказоустойчивых связных процессоров. - Киев. политехн. ин-т,1992. - 11 с. - Деп. в УкрИНТЭИ 03.12.92. - N 1885Ук92.

5. Нейра М.А., Тарасенко В.П., Швец Е.М. Оптимальная реализация алгоритма функционирования центра коммутации пакетов в мультимикропроцессорных системах// Вестн. Киев. политехн. ин-та. Автоматика и электроприборостроение. - К.,1992. - Вып. 30, с.

6. Нейра М.А., Тарасенко В.П., Швец Е.М. Оптимизация мультимикропроцессорных средств для систем коммутации// Вестн. Киев. политехн. ин-та. Автоматика и электроприборостроение. - К., 1992. - Вып. 30, с.

7. Швец Е.М., Медведев С.Л., Нейра М.А. Выбор структурной организации высокопроизводительной специализированной станции локальной вычислительной сети и расчет ее основных характеристик. -Тез. докл. науч. -техн. конф. "Аппаратные и программные средства локальных сетей ЭВМ". - Киев, 1991.

Соискатель М.А. Нейра

ІНБ ім. В. Стефаника

Подп. к печ. 02.06.93 Формат 60×84 1/16.
Бумага тип. № 3 . Способ печати офсетный. Условн. печ. л. 0,93
Условн. кр.-отт. 1,16 . Уч.-изд. л. 1,0 .
Тираж 100 . Зак. № 4909 . Бесплатно.

Фирма «ВИПОЛ»
252151, г. Киев, ул. Волынская, 60.

Ав 27.959