

АКАДЕМИЯ НАУК УКРАИНЫ
ИНСТИТУТ ЭЛЕКТРОДИНАМИКИ

На правах рукописи

РУДЕНКО Татьяна Владимировна

ХАРАКТЕРИСТИКИ ПАРАЛЛЕЛЬНОГО СОЕДИНЕНИЯ
СИЛОВЫХ ТРАНЗИСТОРОВ В РЕЖИМЕ ПЕРЕКЛЮЧЕНИЯ

Специальность 05.09.12 – Полупроводниковые преобразователи
электроэнергии

А В Т О Р Е Ф Е Р А Т

диссертации на соискание ученой степени
кандидата технических наук

КИЕВ 1993

АВ 28.674

Работа выполнена в Институте электродинамики АН Украины
Научные руководители - кандидат технических наук, с.н.с.

Ю.И.Драбович

- доктор технических наук, с.н.с.

Н.Н.Ерченко

Официальные оппоненты - доктор технических наук, профессор

А.И.Денисов

- кандидат технических наук, с.н.с.

В.Б.Павлов

Ведущая Организация - Институт электросварки им. Е.О.Патона

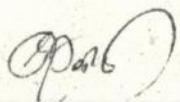
АН Украины

Защита диссертации состоится "28" 12 1993 г.
в 14 час. на заседании специализированного ученого совета
Д 016.30.03 при Институте электродинамики АН Украины
(252680, г. Киев-57, проспект Победы, 56, тел.совета 446-91-15).

С диссертацией можно ознакомиться в библиотеке Института
электродинамики АН Украины.

Автореферат разослан "19" 11 1993 г.

Ученый секретарь
специализированного ученого совета



В.С.Федир

ЛННБ України ім.В.Стефаника



00802299 (U)

ЛННБ ім. В. Стефаника
АН України

ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

Актуальность проблемы. Актуальность постановки научных задач, решаемых в диссертационной работе, вытекает из требования повышения надежности, экономичности, энергетической эффективности устройств преобразовательной техники, в том числе и преобразователей постоянного напряжения (ППН), при одновременном снижении себестоимости, массо-габаритных показателей и затрат на эксплуатацию. Решение этих практических задач в значительной степени базируется на использовании силовых транзисторных ключей в качестве коммутирующих элементов ППН. Методы параллельного соединения большого числа одиночных транзисторов, предложенные и развитые в Институте электродинамики под научным руководством Ю.И. Дробовича, позволили создать новый тип мощного ключевого элемента - силовую транзисторную матрицу (СТМ).

Главной проблемой при параллельной работе является необходимость равномерного распределения токов, мощностей и температур между одиночными транзисторами. Широко известны методы выравнивания токораспределения путем включения дополнительных резисторов в эмиттерные или базовые цепи каждого транзистора из числа параллельно включенных. Основным недостатком подобных методов являются дополнительные потери мощностями, вносимые этими резисторами.

Метод сортировки партии транзисторов по величине какого-либо параметра (например, по крутизне S или напряжению U_{0B} в границе насыщения) дает положительные практические результаты и широко применяется на практике. Отличительной особенностью является также и то, что при сортировке, в противоположность отбраковке, используются практически 100% транзисторов из поступившей партии.

Вместе с тем необходимо отметить недостаточную научную проработку вопроса о том, какие именно параметры транзисторов и в какой степени влияют на неравномерность токораспределения. Отсутствуют также исследования распределения токов в параллельном соединении транзисторов статистическими методами. А поскольку токораспределение между параллельно включенными транзисторами определяется реальной неидентичностью интегральных параметров приборов, независимо от того, какие именно элементы создали эту неидентичность, то исследования токораспределения и практические рекомендации по методам параллельного соединения могут быть

получены только при помощи методов статистического анализа.

Исследование по диссертационной работе проводилось в Институте электродинамики АН Украины в рамках координационного плана научно-исследовательских работ "Научные основы электросиловой техники" по проблеме "Преобразование параметров электрической энергии", по Постановлениям Президиума АН Украины от 17.11.82 г. N 487, от 2.12.87 г. N 402 по темам "Транзистор" (1982-1987), "Транзистор-2" (1988-1991).

Целью работы является повышение надежности и улучшение энергетических показателей силовых транзисторных ключей, созданных на основе параллельного соединения транзисторов, путем проведения статистического анализа закономерностей токораспределения между элементами.

Исходя из указанной цели в работе решались следующие задачи:

- статистический анализ семейства статических и динамических параметров биполярных транзисторов;
- исследование динамики распределения токов в системе параллельно соединенных транзисторов;
- разработка статистических методов выравнивания токораспределения в транзисторной матрице;
- разработка оптимальной методики сортировки партии транзисторов;
- разработки исследовательской аппаратуры для измерения динамических параметров транзисторов и проведения экспериментальной проверки теоретических выводов.

Методы исследования. При выполнении теоретических исследований использованы положения теории нелинейных электрических цепей, теории вероятности и статистического анализа, моделирования физических процессов на ЭВМ с применением прикладных программ STATGRAF и MIKROSTAT.

Теоретические выводы и рекомендации подтверждены данными физических экспериментов на опытной установке с использованием современных высокоточных измерительных приборов - измерительных осциллографических комплексов, цифровых тепловизоров.

Автор защищает:

- результаты статистического анализа временных процессов переключения транзисторов;
- расчет разброса токов и мощностей параллельного соединения транзисторов для статического и динамического

режимов;

- методики определения оптимального количества параллельно соединенных транзисторов с учетом заданного режима работы;

- анализ методов выравнивания токораспределения в транзисторной матрице;

- методику сортировки транзисторов на основе определения оптимальной глубины сортировки;

- методику и результаты экспериментального определения комплекса динамических параметров транзисторов и схему измерительной установки.

Научная новизна выполненных исследований заключается в следующем:

- для расчета параметров параллельного соединения транзисторов впервые применен статистический анализ временных процессов в виде детерминированных функций вектора случайной величины;

- предложены ранее неизвестные эквивалентные схемы и математические модели параллельного соединения транзисторов, необходимые для статистического анализа процессов в транзисторной матрице в режиме переключения;

- впервые получены статистические оценки разброса параметров в параллельном соединении транзисторов для процессов включения и выключения, позволяющее осуществить оптимальный выбор элементов транзисторной матрицы;

- получены новые оценки для предельных величин коллекторных токов и экстремальных режимов работы параллельного соединения транзисторов для динамического режима, что дает возможность повысить надежность транзисторных матриц;

- научно обоснована методика сортировки транзисторов с целью их параллельного соединения. Данная методика позволяет определить оптимальную глубину сортировки для любой партии транзисторов.

Практическая ценность работы состоит в следующем:

Использование новых научных положений, обоснованных в диссертационной работе, послужило основой разработки новых методов повышения надежности транзисторных преобразователей постоянного напряжения большой и средней мощности с расширенным частотным диапазоном. Определена минимальная совокупность параметров транзисторов, позволяющая характеризовать токораспределение в силовой транзисторной матрице для статического и динамического режимов. На основании проведенных

статистических исследований разработана инженерная методика выбора оптимального числа транзисторов в транзисторной матрице и установлена оптимальная глубина сортировки.

Реализация результатов работ:

Результаты исследований, проведенных в диссертационной работе, были использованы при создании силовых транзисторных плечей СТМ1, СТМ2, СТМ3, СТМ4 в наземной и бортовой аппаратуре для сварочных установок специального назначения, а также при создании устройства "Матрица", "Нота", "Багульник" и др.

Результаты работы прошли апробацию при создании и испытании ряда разработок, годных к освоению в промышленности.

Апробация работы. Основные результаты, полученные в диссертации, ее отдельные разделы докладывались на III - V Всесоюзных конференциях по проблемам преобразовательной техники (Киев, 1983, Чернигов, 1987, Чернигов, 1991 гг.); III Республиканской школе-семинаре молодых ученых и специалистов: "Измерение и преобразование параметров электромагнитных процессов (Алушта, 1988 г.); на семинаре "Транзисторные преобразователи систем электропитания" Научного совета АН Украины по комплексной проблеме "Научные основы электроэнергетики" (Киев, 1992 г.).

Публикации. Основные научные результаты изложены в 8 научных работах, в том числе 1 авторском свидетельстве на изобретение.

Структура и объем работы. Диссертация состоит из введения, четырех глав, заключения, списка литературы из 136 наименований и 2 приложений. Общий объем диссертации составляет 168 страниц, в том числе III страниц основного текста, иллюстрированного 61 рисунками и 2 таблицами.

СОДЕРЖАНИЕ РАБОТЫ

Во введении обоснована актуальность работы, сформулированы цель и задачи исследований, основные положения, выносимые на защиту, дана информация по структуре работы, апробации, публикации результатов исследования и внедрению этих результатов в народное хозяйство.

В первой главе проведен краткий анализ работы коммутирующего элемента ПИИ. Показана необходимость создания мощного ключевого элемента - силовой транзисторной матрицы путем

параллельного соединения большого количества транзисторов. Это объясняется тем, что технология изготовления отечественных транзисторов такова, что существующий разброс параметров отдельных элементов приводит к такому неравномерному распределению токов и мощностей в параллельном соединении транзисторов, что делает невозможным применение данной системы без дополнительных решений. Далее проведен обзор существующих методов выравнивания токов в параллельном соединении транзисторов. Существующие методы уменьшения неравномерности токов и рассеиваемых мощностей в полупроводниковых приборах при параллельном их включении можно разбить на схемные и методические.

К схемным относятся способы, основанные на применении дополнительных резисторов, включаемых в эмиттерные либо базовые цепи. Но эти способы сопряжены с ухудшением КПД матрицы.

К методическим относится способ сортировки транзисторов по напряжению перехода U_{BE} или по крутизне $S = I_c / U_{BE}$.

Задача сортировки транзисторов состоит в разбиении массива значений сортируемого параметра на определенные интервалы (группы). Ширина этого интервала должна быть такой, чтобы отклонения токов в отдельных транзисторах от среднего значения не превышали некоторой определенной величины.

Принцип сортировки наиболее наглядно поясняется на характеристике транзистора в граничном режиме $I_c = f(U_{BE})$, рис. 1.

Сортировку транзисторов производят по напряжению на переходе U_{BE} при фиксированном токе коллектора I_c .

Однако, как определить величину интервала сортировки, какой должен быть разброс токов в одной группе, и как влияет величина интервала на разброс токов - эти вопросы не решены, что затрудняет практическое применение данного метода.

Во второй главе рассматривалось применение статистических методов для расчета разброса статических параметров параллельного соединения биполярных транзисторов. В первую очередь был проведен статистический анализ разброса параметра (S), по которому производится сортировка, а также анализ разброса токов при сортировке партии транзисторов.

Для определения закона описывающего распределение этого параметра (S) рассматривались:

- 1) нормальный закон распределения (Гаусса);
- 2) композиционный закон Гаусса и равномерноубывающей

вероятности;

- 3) распределение Лапласа-Шарлье;
- 4) закон Вейбула;
- 5) логарифмически нормальный закон.

На рис.2 при эдено сравнение выравнивания эмпирической кривой по перечисленным выше законам.

Сходимость с нормальным законом составляет 83%; с законом Лапласа-Шарлье - 82%; с законом Вейбула - 85%; с логарифмически нормальным законом - 76%.

Таким образом с вероятностью $P=0,8 - 0,85$ можно принять закон распределения S нормальным.

Определена и генеральная оценка для математического ожидания m_s и дисперсии σ_s^2 нормальной генеральной совокупности:

$$11,25 < m_s \leq 11,53;$$

$$0,684 < \sigma_s^2 \leq 1,134.$$

Разброс параметров S для $\varphi(s) \geq 0,1$ находится в пределах

$$S_{\min} = 9,51; S_{\max} = 13,26.$$

Аналогичным образом был проведен статистический анализ разброса токов коллектора I_C при сортировке.

Вероятность соответствия нормальному закону $P = 0,8$.

Значения параметров m_{I_C} и $\sigma_{I_C}^2$ находятся в пределах:

$$1,965 < m_{I_C} \leq 2,0285;$$

$$0,016 < \sigma_{I_C}^2 \leq 0,026.$$

Разброс параметров I_C для $\varphi(I_C) \geq 0,1$ находится в пределах

$$I_{C \min} = 1,57 \text{ А}; I_{C \max} = 2,44 \text{ А}.$$

Применяя неравенство Чебышева:

$$P(|I_C - m_{I_C}| \geq \Delta I_C) \leq \frac{\sigma_{I_C}^2}{\Delta I_C^2} \quad (I)$$

(где ΔI_C - предполагаемый разброс токов коллектора, для данного распределения) можно определить вероятность P того, что ток I_C превысит значение $m_{I_C} + \Delta I_C$ для данного распределения.

На рис.3 приведены кривые, которые отражают зависимости вероятности $P=f(\Delta I_C)$ того, что ток коллектора I_C превысит значения $I_{C \max} = I_C + \Delta I_C$, т.е. вероятность того, что ток коллектора в транзисторе не войдет в группу, верхняя граница которой определяется величиной $I_{C \max}$ для разных значений ΔI_C . Кривая 1 представляет зависимость для несортированных транзисторов. Кривая 2 - для транзисторов, сортированных по напряжению база-

эмиттер, причем ширина интервала сортировки $\Delta U_{BE} = 25$ мВ. Кривая 3 - для транзисторов, сортированных при $\Delta U_{BE} = 10$ мВ.

Таким образом, на рис.3 также отображается зависимость разброса токов от глубины сортировки, т.е. от величины ΔU_{BE} . Из рисунка видно, что вероятность превышения током коллектора среднего значения на величину $\Delta I_C = 0,2$ А (т.е. 10% от $I_C = 2$ А - значения, при котором производилась сортировка) для несортированных транзисторов (кривая 1) равна 65%, для транзисторов, сортированных по величине $\Delta U_{BE} = 25$ мВ (кривая 2) - равна 23%, а для транзисторов, сортированных по величине $\Delta U_{BE} = 10$ мВ (кривая 3) - 7%.

Оптимальное количество групп, на которое необходимо разбить транзисторы при сортировке, определялось следующим образом: одна и та же партия транзисторов разбивалась на различное количество групп при различной глубине сортировки, и определялся разброс токов в каждой группе. По полученным данным строилась зависимость разброса токов от количества групп N или от глубины сортировки ΔU_{BE} (рис.4).

Данная зависимость является нелинейной и показывает, что при сортировке выбирать глубину ΔU_{BE} менее 20 мВ нецелесообразно, т.к. разброс токов при глубине $\Delta U_{BE} = 15$ мВ, 10 мВ, 5 мВ практически не изменяется, но увеличиваются трудозатраты при сортировке. Для данного распределения оптимальным количеством при сортировке является пять групп ($\Delta U_{BE} = 20$ мВ).

Параллельное соединение транзисторов можно представить как один мощный транзистор (или транзисторную матрицу), который определяется моделью Эберса-Молла.

Используя метод линеаризованных функций нескольких случайных величин, определены математические ожидания и дисперсии (разбросы) токов базы, коллекторов и мощностей рассеяния. Данный метод предполагает знание только средних значений внутренних параметров транзистора. И объем вычислительной работы не зависит от количества транзисторов.

$$D_{I_B} = \sum_{K=1}^N \frac{N-1}{N} Q_K^2 D_{L_K} + \sum_{B=1}^5 \sum_{K=1}^5 \frac{N-1}{N} Q_K Q_B K_{L_B} \cdot I_K +$$

$$+ \left[\frac{N-1}{N} Q_{B_N}^2 + \frac{N-1}{N} \frac{I_{Qm}}{\beta_{Nm}} \left(2Q_{B_N} + \frac{I_{Bm}}{\beta_{Nm}} \right) \right] D_{\beta_N} + \quad (2)$$

$$+ 2 \sum_{\substack{5 \\ M}} \left[\frac{N-1}{N} Q_{\beta N} Q_{\alpha} + \left(\frac{N-1}{N} \right)^2 Q_{\alpha} \frac{I_{Bm}}{\beta_{Nm}} \right] K_{L_{\alpha}, \beta_N};$$

где

$$Q_{K(\alpha)} = \frac{\left(\frac{\partial A}{\partial I_{K(\alpha)}} \right)_m^2 \frac{q}{\beta_{Nm}} + \left(\frac{\partial C}{\partial I_{K(\alpha)}} \right)_m}{C_m};$$

$$L_{K_j}, L_{\beta_j} = \Gamma_{E_j}, \Gamma_{C_j}, \Gamma_{B_j}, \beta_{N_j}, \beta_{I_j}, I_{C_{0j}};$$

$$D_{L_K} = D_{\Gamma_E}, D_{\Gamma_C}, D_{\Gamma_B}, D_{\beta_N}, D_{\beta_I}, D_{I_{C_0}} -$$

- дисперсии соответствующих параметров; χ_{L_{α}, L_K} - коэффициент корреляции между параметрами L_{α} и L_K .

$$D_{I_C} = \sum_K \frac{N-1}{N} F_K^2 D_{L_K} + \sum_{\substack{6 \\ M}} \sum_{\substack{6 \\ K}} \frac{N-1}{N} F_K F_M K_{L_{\alpha}, L_K}; \quad (3)$$

$$D_P = \sum_K M_K^2 D_{L_K} + \sum_{\substack{6 \\ M}} \sum_{\substack{6 \\ K}} \frac{N-1}{N} M_K M_M K_{L_{\alpha}, L_K}; \quad (4)$$

где

$$F_{K(\alpha)} = \left(\frac{\partial D_{I_C}}{\partial I_{K(\alpha)}} \right) + \left(\frac{\partial B}{\partial I_{K(\alpha)}} \right);$$

$$M_{K(\alpha)} = \left[\frac{G_{K(\alpha)}}{N} - Q_{K(\alpha)} \left(U_{BE_{\alpha}} + F_{K(\alpha)} U_{EC_{\alpha}} \right) \right];$$

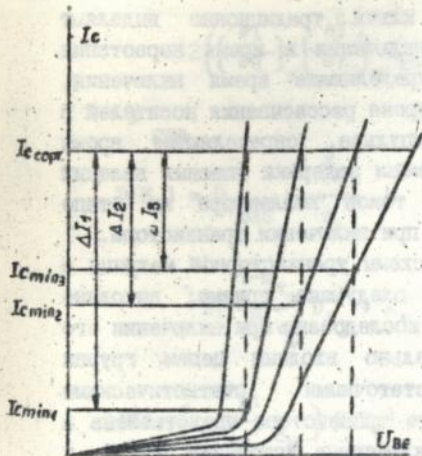
$$G_{K(\alpha)} = \gamma_{K(\alpha)} \left(\frac{\beta_{Nm}}{K} I_{Bm} C_m + U_{BE_{\alpha}} \right) + F_{K(\alpha)} \left(U_{CE_{\alpha}} + I_{C_m} B_m \right);$$

$$B = \Gamma_C + \Gamma_E \left(1 + \frac{q}{\beta_N} \right) + \frac{(1 + \beta_I)q + \beta_N}{I_{C_0}(1 + \beta_N)\beta_I + I_{C_0}(1 + \beta_I)q + \beta_N} -$$

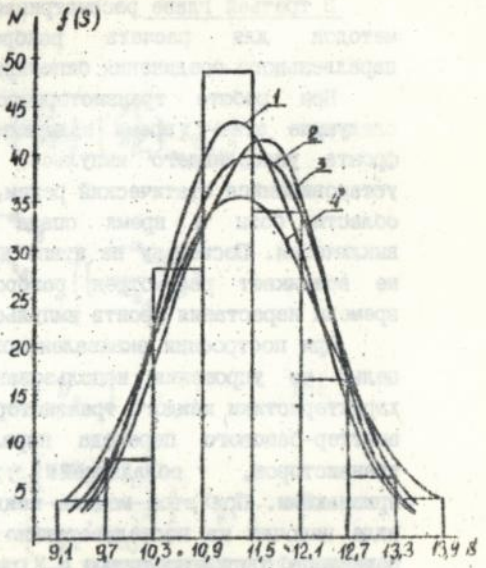
$$- \varphi_T \frac{q - 1}{I_{C_0}(1 + \beta_N) + I_{C_m}(q - 1)}.$$

Проведен расчет дисперсий токов и мощностей транзисторов для двух случаев: а) в параллель поставлены случайно взятые транзисторы; б) в параллель поставлены сортированные транзисторы.

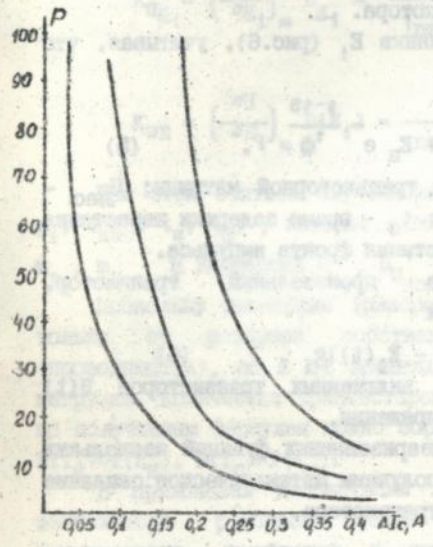
Расчет показал, что для сортированных транзисторов разброс токов уменьшился в 2,5 - 4 раза по сравнению с несортированными транзисторами, а разброс мощностей - соответственно в 5 - 15 раз.



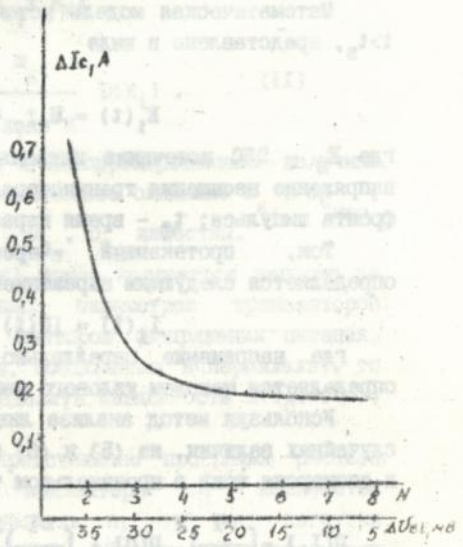
pic. 1



pic. 2



pic. 3



pic. 4

В третьей главе рассматривается применение статистических методов для расчета разброса динамических параметров параллельного соединения биполярных транзисторов.

При работе транзисторного ключа традиционно выделяют следующие этапы: время задержки включения и время нарастания фронта управляющего импульса, определяющие время включения, установившийся статический режим, время рассасывания носителей в области базы и время спада импульса, определяющие время выключения. Поскольку на этапе времени задержки опасных явлений не возникает рассмотрен разброс токов коллектора на этапе времени нарастания фронта импульса при включении транзистора.

При построении эквивалентной схемы транзисторной матрицы с целью ее упрощения использованы следующие приемы: выходные характеристики каждого транзистора исследованы при включении его эмиттер-базового перехода параллельно входным цепям группы транзисторов, обладающей достаточными статистическими признаками. При этом модель каждого транзистора представлена в виде цепочки из последовательно включенных источника ЭДС E_1 и резистора с проводимостью g_1 (рис.5). Источник ЭДС E_1 отражает изменение напряжения на переходе коллектор-эмиттер при включении транзистора, а проводимость отражает внутреннюю проводимость перехода коллектор-эмиттер транзистора.

Математическая модель источника E_1 (рис.6), учитывая, что $t > t_3$, представлена в виде

$$E_1(t) = U_{\text{нас}} + E_{\text{II}} e^{-\frac{t-t_3}{t_{\Phi}}}, \quad (5)$$

где E_{II} - ЭДС источника питания транзисторной матрицы; $U_{\text{нас}}$ - напряжение насыщения транзистора; t_3 - время задержки нарастания фронта импульса; t_{Φ} - время нарастания фронта импульса.

Ток, протекающий через произвольный транзистор, определяется следующим выражением

$$I_1(t) = [U(t) - E_1(t)]g_1, \quad (6)$$

где напряжение параллельно включенных транзисторов $U(t)$ определяется методом узлового напряжения.

Используя метод анализа линеаризованных функций нескольких случайных величин, из (5) и (6) получены математическое ожидание и дисперсия тока в произвольном транзисторе.

$$D(I_1) = \left(\frac{\partial I}{\partial U}\right)_m^2 D(U) + \left(\frac{\partial I}{\partial E_1}\right)_m^2 D(E_1) + \left(\frac{\partial I}{\partial g_1}\right)_m^2 D(g_1) +$$

$$+ 2 \left\{ \left(\frac{\partial I}{\partial U} \right)_m \left(\frac{\partial I}{\partial E_1} \right)_m K_{UE} + \left(\frac{\partial I}{\partial U} \right)_m \left(\frac{\partial I}{\partial g_1} \right)_m K_{Ug_1} \right\} . \quad (7)$$

где

$$D[E_1] = D_{E_{нас}} + \frac{E_{\Pi}^2}{m_{\tau\Phi}^2} e^{-2 \frac{t-m_{\tau\Phi}}{m_{\tau\Phi}}} \left[\left(\frac{t-m_{\tau\Phi}}{m_{\tau\Phi}} \right) x \right. \\ \left. x \left(\frac{t-m_{\tau\Phi}}{m_{\tau\Phi}} D_{\tau\Phi} + K_{\tau\Phi} \right) + D_{\tau\Phi} \right] . \quad (8)$$

$$D[U] = \left[\frac{m_{g_1}}{nm_{g_1} + \varepsilon_H} \right]^2 D[E_1] + \left[\frac{\varepsilon_H (M[E_1] - E_{\Pi})}{(nm_{g_1} + \varepsilon_H)^2} \right]^2 D_{g_1} . \quad (9)$$

Коэффициенты корреляции K_{UG} , K_{UE} определяются по формулам:

$$K_{Ug_1} = \left(\frac{\partial U}{\partial g_1} \right)_m D_{g_1} = \frac{\varepsilon_H (M[E_1] - E_{\Pi})}{(nm_{g_1} + \varepsilon_H)^2} D_{g_1} ; \quad (10)$$

$$K_{UE} = \left(\frac{\partial U}{\partial E_1} \right)_m D[E_1] = \frac{m_{g_1}}{nm_{g_1} + \varepsilon_H} D[E_1] . \quad (11)$$

При этом считаем случайными и некоррелированными величины g_1 , $U_{нас}$, t_3 , t_{Φ} , у которых математическое ожидание m_{g_1} , $m_{U_{нас}}$, m_{t_3} , $m_{t_{\Phi}}$ и дисперсия D_{g_1} , $D_{U_{нас}}$, D_{t_3} , $D_{t_{\Phi}}$ известны.

Поскольку дисперсия (разброс) токов коллектора зависит не только от разброса собственных параметров транзисторов (проводимости), но и от внешних факторов (напряжения питания, нагрузки, количества транзисторов, соединенных в параллель n , то по полученным формулам можно определить зависимости $D[I_C] = f(n)$, $D[I_C] = f(E_{\Pi})$, $D[I_C] = f(I_H)$.

В приложении диссертации представлены программы расчета зависимости разброса токов коллектора от количества транзисторов, включенных в параллель n , от тока нагрузки $I_H(E_{\Pi}, g_1)$ и от напряжения питания E_{Π} . Полученные зависимости приведены на рис. 8, 9, 10. Расчет проводился для массива транзисторов КТ 847А.

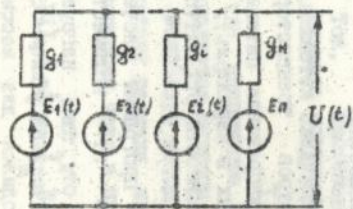


рис.5

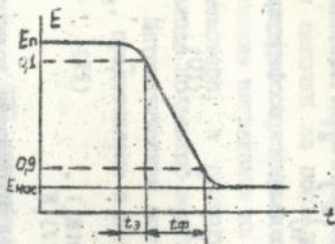


рис.6

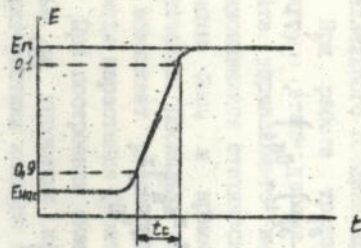


рис.7.

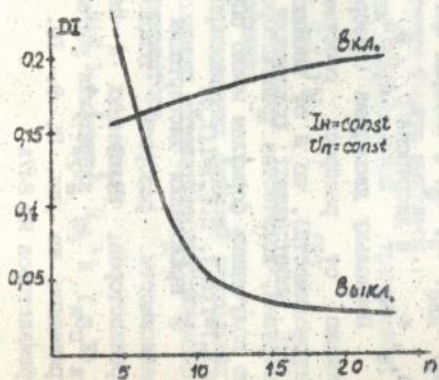


рис.8.

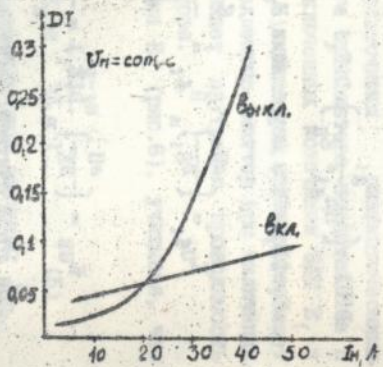


рис.9

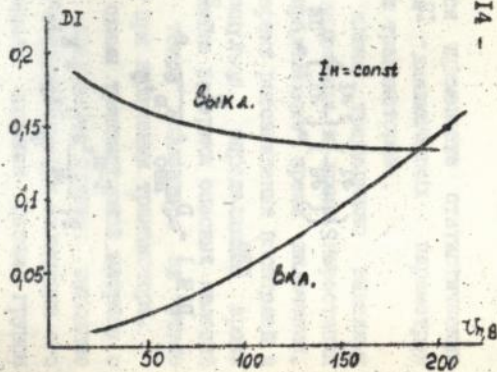


рис.10.

Наиболее опасный этап для параллельного соединения транзисторов - это этап рассасывания носителей в области базы. В работе проведен статистический анализ разброса параметров для режима рассасывания. Получены выражения для математического ожидания и дисперсии, которые учитывают усредненные значения параметров параллельно включенных транзисторов. Однако, для реальных схем параллельного соединения транзисторов один из транзисторов отключается раньше другого, из-за разброса параметров, поэтому второй транзистор, продолжая находится в режиме рассасывания, вынужден на короткое время взять на себя больший ток. Транзистор с большим временем спада нагружается в процессе отключения больше остальных параллельно включенных. Для ослабления этого явления многие разработчики предпочитают не вводить транзисторы в состояние глубокого насыщения. Для этого в Институте электродинамики АН Украины разработаны способ управления переключающим транзистором (а.с. СССР N.955414) и его схемотехнические реализации (а.с. СССР N 584418, N 668053, N 788313, N 907741) в применении к транзисторным инверторам, позволяющие предотвратить режим глубокого насыщения транзистора.

Таким образом, время выключения транзистора сводится к времени спада импульса. Расчет разброса токов коллектора в параллельном соединении транзисторов на этапе выключения проводился аналогично расчету разброса параметров на этапе включения. Только математическая модель источника ЭДС E_1 , который отражает изменение напряжения на переходе коллектор-эмиттер при выключении транзистора, определяется следующим выражением (рис.7):

$$E_1(t) = E_{\text{нас}_1} + E_{\text{н}} \left[1 - e^{-\frac{t}{\tau_c}} \right], \quad (12)$$

Так, впервые получены зависимости (рис. 8, 9, 10), которые показывают, как зависит разброс токов в параллельном соединении транзисторов от количества транзисторов и от режимов работы как на этапе включения, так и на этапе выключения. Данные результаты могут быть учтены разработчиками при создании мощных ключей для конкретных устройств.

В четвертой главе представлены экспериментальные исследования и результаты внедрения транзисторных матриц. Здесь рассмотрены следующие вопросы: создание аппаратуры для измерений одиночных транзисторов в режиме переключения; исследование

характеристик различных типов транзисторов и выбор оптимального элемента для силовой транзисторной матрицы; разработка методики сортировки транзисторов для постановки их в параллель; экспериментальное исследование силовых транзисторных матриц; описаны результаты внедрения.

Представлена функциональная схема прибора, разработанного для измерения динамических параметров силовых биполярных транзисторов и транзисторов класса БСИТ. Прибор имеет автоматическую установку режима транзистора и позволяет измерять времена включения и выключения, как для граничного режима транзистора, так и для состояния насыщения с благоприятным коэффициентом насыщения, равным соответственно 2 и 3. В завершении главы приведены результаты внедрения работы.

В приложениях представлены расчетные материалы построения гистограмм, а также программы расчета зависимости разброса токов коллектора от количества транзисторов, включенных в параллель, от тока нагрузки и от напряжения питания. Приведены материалы о практической реализации и документы о внедрении разработок.

ЗАКЛЮЧЕНИЕ

Основные теоретические и практические результаты диссертационной работы могут быть сформулированы следующим образом:

1. На основании анализа методов выравнивания токов в параллельном соединении транзисторов показано, что наиболее перспективным и универсальным является способ сортировки транзисторов, разработанный в ИЭД АН Украины. При этом достигается уменьшение разброса параметров в параллельном соединении, увеличение тока коммутации, улучшение массо-габаритных показателей, повышение надежности.
2. С помощью статистических методов исследованы статические и динамические режимы работы параллельного соединения транзисторов. Это позволяет вести расчет параметров параллельного соединения транзисторов для любого заданного режима.
3. Предложены эквивалентная схема и математические модели параллельного соединения транзисторов для статистического анализа разброса токов и мощностей рассеяния в транзисторной сборке как для интервала включения, так и для интервала выключения.

4. Используя метод анализа линеаризованных функций нескольких случайных величин, получены статистические оценки разброса параметров в параллельном соединении транзисторов для процесса переключения.
5. Определены зависимости разброса токов в параллельном соединении транзисторов от величины тока нагрузки, напряжения питания и количества транзисторов для интервала включения и для интервала выключения транзисторов. Это позволило осуществить оптимальный выбор элементов транзисторной матрицы.
6. Получены оценки для предельных величин коллекторных токов, а также оценки экстремальных режимов работы параллельного соединения транзисторов для динамического режима. Что дает возможность повысить надежность транзисторной матрицы.
7. Разработан оригинальный прибор для измерения динамических параметров силовых биполярных транзисторов и транзисторов класса БСНТ. Прибор имеет автоматическую установку режима транзистора и позволяет измерять времена включения и выключения как для граничного режима транзистора, так и для состояния насыщения с благоприятным коэффициентом насыщения равным соответственно 2 и 3.
8. Разработана методика сортировки транзисторов с целью их параллельного соединения. Данная методика позволяет определить оптимальную глубину сортировки для любой партии транзисторов.
9. Результаты использованы при разработке и внедрении силовых транзисторных сборок в источниках вторичного электропитания специальной аппаратуры для космических объектов, сварочных аппаратов и др.

По теме диссертации опубликованы следующие работы:

1. Маслобойщиков В.С., Демиденко Э.В., Руденко Т.В. Сравнение транзисторов, работающих в режиме переключения по мощности потерь на единицу тока // Пробл. преобразоват. техники: Тез. докл.- Киев, 1983.- Ч.7 - С. 114-116.
2. Демиденко Э.В., Руденко Т.В. К вопросу о сортировке транзисторов для транзисторных матриц // Пробл. преобразоват. техники: Тез. докл.- Киев, 1987.- Ч.4 - С. 60-62.
3. Демиденко Э.В., Руденко Т.В. Исследование процессов в силовой транзисторной матрице при отказе транзисторных структур, в нее входящих // Пробл. преобразоват. техники: Тез. докл.- Киев, 1987.- Ч.4 - С. 57-59.
4. Руденко Т.В., Шевченко П.Н. Разработка аппаратуры для

измерения динамических параметров силовых биполярных транзисторов и транзисторов класса ВСИТ // Пробл. преобразоват. техники: Тез. докл. - Киев, 1991. - Ч.5 - С. 256-257.

5. Исследование и разработка регулируемых и управляемых силовых транзисторных преобразователей с повышенными энергетическими показателями и надежностью: Отчет о НИР / ИЭД АН Украины; Рук. Ю.И.Драбович. - N ГР 79032672 - Киев, 1982 - подраздел 3.2. - С. 167-183.

6. Исследовать и разработать принципы построения транзисторных источников вторичного электропитания повышенной эффективности и их функциональных узлов: Отчет о НИР / ИЭД АН Украины; Рук. Ю.И.Драбович. - N ГР 01.83.0020684 - Киев, 1987 - подраздел 1.2. - С. 43-52.

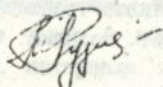
7. Развить теоретические основы и разработать на новой элементной базе принципы построения регулируемых и управляемых транзисторных преобразователей со специальными характеристиками и повышенными технико-экономическими показателями: Отчет о НИР / ИЭД АН Украины; Рук. Ю.И.Драбович, Н.Н.Юрченко. - N ГР 01.83.00.25701 - Киев, 1991 - подразделы 1.2, 1.3. - С. 14-28.

8. А.с. 964902 СССР, МКИ G01R 31/26. Устройство для измерения коэффициента усиления транзисторов на границе насыщения / Ю.И.Драбович; В.С. Маслобойщиков, Э.В.Демиденко, Т.В.Руденко. - N 3261461; Заявл. 16.03.81., Оpubл. 30.08.82, Бюл. N 32.

Личный вклад автора.

В перечисленных работах, опубликованных в соавторстве, лично соискателю принадлежит: [1] - анализ состояния технического уровня решений по уменьшению мощности потерь, экспериментальные исследования предложенных технических решений; [2] - теоретические исследования способов выравнивания токораспределения в транзисторных матрицах, обоснование способа сортировки; [3] - экспериментальное исследование предложенных технических решений; [4] - обоснование возможности измерения динамических параметров силовых транзисторов в граничном режиме; [8] - изобретение разработано при творческом участии соавторов в равной степени.

Соискатель:



Подписано к печати 15. XI. 1993 г. Формат 60x84/16
Бумага офсетная Усл.-печ. лист. 1,0. Уч.-изд. лист. 1,0.
Тираж 100. Заказ 963. Бесплатно

Полиграф. уч-к Института электродинамики АН Украины
252057, Киев-57, проспект Победы, 56.

463066

AB 28.674

AB 28.674