

НАЦИОНАЛЬНАЯ АКАДЕМИЯ НАУК УКРАИНЫ
ИНСТИТУТ ПРОБЛЕМ МОДЕЛИРОВАНИЯ В ЭНЕРГЕТИКЕ

На правах рукописи

УДК 681.325

ЧМУТ Виктор Павлович

РАЗРАБОТКА МЕТОДИКИ СИНТЕЗА СПЕЦИАЛИЗИРОВАННЫХ ПАРАЛЛЕЛЬНЫХ
ВЫЧИСЛИТЕЛЬНЫХ СИСТЕМ ДЛЯ РЕШЕНИЯ ЗАДАЧ УПРАВЛЕНИЯ И НАВИГАЦИИ
НА БОРТУ ЛЕТАТЕЛЬНОГО АППАРАТА

Специальность 06.13.08 - "Вычислительные машины, системы и
сети, элементы и устройства вычислительной
техники и систем управления"

Автореферат

диссертации на соискание ученой степени
кандидата технических наук

КИЕВ - 1995



Диссертация является рукописью

Работа выполнена в Киевском международном университете
гражданской авиации

Научный руководитель - доктор технических наук, профессор,
Александр Ионович Отаски

Официальные оппоненты - доктор технических наук
Владимир Петрович Романцов
- кандидат технических наук
Олег Владимирович Вирашан

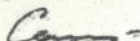
Ведущая организация - Институт кибернетики Национальной
академии наук Украины

Защита состоится "22" ИЮНЯ 1995 г. в 14⁰⁰ часов на
заседании специализированного ученого совета Д 01.91.01
Института проблем моделирования в энергетике НАН Украины по
адресу 252680, г.Киев-164, ул. Генерала Наумова, 15.

О диссертацией можно ознакомиться в библиотеке ИГМЭ НАН Украины

Автореферат разослан "19" МАЯ 1995 г.

Ученый секретарь
специализированного ученого совета
кандидат технических наук

 З.Л. Семагина

ЛНБ ім. В. Стефаника
АН України

ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

Актуальность проблемы. Наиболее актуальной проблемой в процессе совершенствования вычислительных средств является повышение их быстродействия при минимальных аппаратных, энергетических и стоимостных затратах. Это обусловлено, прежде всего, расширением диапазона решаемых задач и их усложнением. Решение данной проблемы на современном этапе осуществляется путем распараллеливания вычислительного процесса в двух направлениях: на уровне задач при построении многомашинных вычислительных систем (ВС) и на уровне алгоритмов или команд при построении многопроцессорных и конвейерных ВС. Однако, данные архитектурные решения предполагают наличие аппаратурной избыточности, что в известной степени снижает надежность вычислительного процесса, а быстродействие повышается не более чем на порядок.

Как показал опыт развития вычислительной техники и анализ существующих и разрабатываемых ВС, потенциальные возможности увеличения производительности заключаются в создании функционально-ориентированных процессоров, в которых распараллеливание осуществляется на уровне разрядов обрабатываемой информации. Разработка и внедрение таких процессоров базируется на изучении и реализации совместных свойств математических моделей, параллельных алгоритмов, вычислительных структур их отображений, а также технологических особенностей изготовления больших и сверхбольших интегральных микросхем.

Большой вклад в решение задач распараллеливания вычислительного процесса внесли видные ученые: Пухов Г.Е., Евдокимов В.Ф., Кулик М.Н., Дадаев Ю.Г., Головкин В.А., Кляев А.В., Прангивили И.В., Байков В.Д., а также Кун С., Ивэнс Д., Тибер К., Петтон П. и другие.

К бортовым ВО в процессе развития также предъявляются все более жесткие требования по точности, быстродействию и надежности вычислительного процесса. Вместе с тем основная часть задач на борту ЛА решается в реальном времени. Современные бортовые вычислительные средства, использующие традиционные методы вычислений, не позволяют удовлетворить требованиям по быстродействию и, как следствие, — по точности. Это оказывает существенное влияние на точность пилотирования, увеличение погрешностей решения навигационных задач и ухудшение других характеристик летательных аппаратов (ЛА). В связи с вышесказанным, разработка математических моделей распараллеливания вычислительного процесса на уровне разрядов и построение на их основе вычислительных систем является актуальной научной задачей.

Цель работы заключается в разработке методики синтеза высокопроизводительных матричных процессоров с распараллеливанием математических моделей на уровне разрядов, методологии синтеза специализированных микропроцессорных вычислительных систем, построенных на их основе и выполняющих обработку информации в цикле шины, а также их применения в бортовых вычислительных системах для решения задач управления и навигации в реальном времени.

Для достижения поставленной цели решены следующие задачи:

- проанализированы математические модели параллельных алгоритмов и разработаны разрядно-интерпретированные вычислительные структуры для реализации арифметических и трансцендентных операций;

- разработана специализированная микропроцессорная вычислительная система, выполняющая вычисления в процессе обмена информацией между микропроцессором и внешними устройствами;

- разработаны специализированные параллельные ВС для решения навигационных задач на борту ЛА.

Научная новизна работы:

- концепция исследования совместных свойств математических моделей, параллельных алгоритмов, вычислительных структур их отображающих и технологических особенностей изготовления СБИО;

- методы организации параллельных матричных процессоров и микропроцессорных вычислительных структур, построенных на их основе, а также методика их контроля;

- методика применения параллельных процессоров для синтеза вычислительных систем, ориентированных на решение навигационных задач путем интегрирования систем дифференциальных уравнений.

Методы исследований. При выполнении диссертационной работы использовались методы линейной алгебры, теории графов, теории надежности, математического аппарата разрядных преобразований и Т-преобразований, основных положений теории математического моделирования, а также логические и схемотехнические методы анализа и синтеза вычислительных структур.

На защиту выносятся:

- методика построения специализированной микропроцессорной вычислительной системы с обработкой информации в цикле шины;

- методика построения специализированных параллельных процессоров для решения навигационных задач на борту ЛА;

- методика контроля матричных параллельных вычислителей на основе избыточных числовых кодов.

Практическая значимость работы:

- предложенная методика построения разрядно-интерпретированных микропроцессорных вычислительных систем позволяет повысить быстродействие вычислений, определяемое временем переход-

ного процесса в матричном параллельном вычислителе;

- разработанная методика контроля позволяет в каждый момент времени контролировать вычислительный процесс с высокой достоверностью;

- использование синтезированных матричных параллельных процессоров позволяет увеличить быстродействие специализированных бортовых вычислительных средств и, за счет этого, повысить точность управления полетом и определения местоположения ЛА.

Уровень реализации. Основные результаты работы используются в учебном процессе при курсовом и дипломном проектировании в Киевском МУГА. Кроме того, некоторые результаты исследований использованы в государственной научно-исследовательской работе "Разработка высокопроизводительных адаптивных вычислительных машин и систем с блочным распараллеливанием алгоритмов", № гос. регистрации VA 01001551P, КИИГА (Киев), 1992г.

Апробация работы. Основные положения работы докладывались на: Всесоюзной НТК "Проблемы нелинейной электротехники" в АН УССР (1981г.); Межвузовской НТК "Обеспечение безопасности полетов и экономичности эксплуатации воздушного транспорта" в Московском ИИГА (1991г.); III Международной НТК "Проблемы совершенствования радиоволновых комплексов и систем обеспечения полетов". "Аэронавигация-94" в Киевском МУГА (1994г.); II и III Международной НТК "Методы управления системной эффективностью функционирования электрифицированных и пилотажно-навигационных комплексов" в Киевском МУГА (1993г. и 1995г.), а также на постоянно-действующих семинарах аспирантов Института проблем моделирования в энергетике АН Украины и Киевского МУГА.

Публикации. По теме диссертации опубликовано 6 печатных работ, в том числе два авторских свидетельства на изобретение.

Декларация конкретного личного вклада диссертанта. В [1,2] автор разработал разрядно-интерпретированные электронные модели параллельного вычислительного процесса; в [3] - предложил методы построения многофункциональных вычислителей и разработал концепции организации микропроцессорных параллельных вычислительных систем; в [4] автор проанализировал особенности итерационных вычислений для разработки параллельных разрядных процессоров; в [5,6] автор разработал методику контроля параллельных вычислительных систем на основе избыточных кодов.

Структура и объем диссертации. Диссертация состоит из 4 разделов, 14 подразделов. Список литературы содержит 93 наименования. Всего в диссертации 191 страница, из них 42 страницы иллюстраций и приложений.

КРАТКОЕ СОДЕРЖАНИЕ РАБОТЫ

В первом разделе проведен анализ организации параллельных вычислений, на основе которого было показано, что наиболее перспективным, с точки зрения повышения производительности вычислений, является направление, связанное с изучением совместных свойств математических моделей и алгоритмов распараллеливания вычислений на уровне разрядов.

Основой распараллеливания вычислительного процесса является принцип разрядной интерпретации математической модели $\Phi(X, Y) = 0$, под которым понимается процесс представления ее в виде фрагментов (уравнений) $\Phi_{ik}(x_k, Y_k) = 0$, в каждом из которых определяется значение соответствующего разряда x_k вектора неизвестных X (i - номер разряда, k - номер элемента исходного вектора Y и искомого вектора X). На базе данного принципа сформулированы и проанализированы известные методы распараллеливания вычислительного процесса: метод обратных разрядных операторов,

метод позиционной декомпозиции разрядных операторов и метод разрядно-инкрементных вычислений, а также анализируются характеристики параллельных вычислительных устройств, построенных по данным методам. Вводится в рассмотрение математический аппарат разрядных преобразований, с помощью которого можно преобразовать исходную математическую зависимость таким образом, чтобы было возможно по выведенной разрядно-интерпретированной модели построить электронную модель, представляющую собой параллельный матричный процессор (МПМ). Основным достоинством такого процессора является однородность архитектуры, обусловленная рекуррентным видом уравнений в полученной модели, и высокое быстродействие, определяемое временем задержки сигнала между входами и выходами устройства. Схемотехнически параллельный процессор представляет собой комбинационное устройство, собранное на простейших логических элементах И, ИЛИ, НЕ, на входы которого подаются исходные разрядные векторы Y_n , а на выходе образуются разряды искомого вектора X .

Определен класс математических зависимостей, которые целесообразно решать при помощи МПМ. К нему относятся зависимости, требующие выполнения длительных микропрограмм — деление, возведение в степень, извлечение корней, тригонометрические преобразования и другие. Для ряда таких моделей выведены разрядно-интерпретированные модели и даны рекомендации по их реализации. Установлено, что все разрядные уравнения в одной модели подобны и отличаются друг от друга только коэффициентами 2^{-t} , а решение каждого из них реализуется путем конечного набора операций сложения и сдвига. При этом точность вычислений конечного результата зависит от количества моделируемых разрядных уравнений. Указанные методы ориентированы на аппаратную реализацию,

повтому проектировать ПМП можно как на базе существующих наборов интегральных микросхем (ИМС), так и в виде отдельных СБИС.

Особый интерес представляет синтез микропроцессорной вычислительной системы, включающей в свой состав параллельные процессоры в качестве математических сопроцессоров. В работе сформулирована концепция создания структурно-ориентированных микропроцессорных ВС и на основе анализа устанавливается, что производительность вычислений в таких системах будет определяться скоростью вычислений матричного процессора, а широкие логические возможности - применяемыми микропроцессорами.

Изложенный в этом разделе подход построения структурно-интерпретированных вычислительных систем позволяет существенно увеличить быстродействие вычислений, повысить уровень машинного языка, а также упростить процесс их программирования и синтеза.

Во втором разделе предложена методика построения матричных процессоров с распараллеливанием вычислений на уровне разрядов, а также разработан метод их функционального контроля.

Прованализирован ряд математических зависимостей, на основе которых построены разрядно-интерпретированные модели и разработаны функциональные схемы ПМП. Предложенная методика синтеза матричных процессоров показана на примерах обработки скалярных данных, многофункциональных зависимостей, а также тригонометрических и гиперболических преобразований.

Синтез многофункционального ПМП осуществляется на основе исходной математической зависимости в виде полинома второй степени: $Y = A + BX + CX^2$, где Y - искомая величина, а остальные - заданные. Для организации параллельных вычислений исходная математическая модель представляется в разрядной форме:

$$\dot{Y} = \dot{A} + B \dot{X} + C \dot{X} \dot{X},$$

где $\check{Y}, \check{A}, \check{B}, \check{C}, \check{X}$ - n -разрядные двоичные векторы, а ∇, ∇, ∇ - ленточные разрядные матрицы размерностью $(2n \times n)$. На основе метода обратных разрядных операторов можно получить разрядно-интерпретированную математическую модель в виде рекуррентных уравнений:

$$\begin{cases} \check{Y}^{(1)} = \check{Y}^{(0)} + 2^{-1} \check{B} \overset{1}{x} + 2^{-1} \check{C}^{(1)} \overset{1}{x}; \\ \check{Y}^{(2)} = \check{Y}^{(1)} + 2^{-2} \check{B} \overset{2}{x} + 2^{-1} \check{C}^{(2)} \overset{2}{x}; \\ \check{Y}^{(n)} = \check{Y}^{(n-1)} + 2^{-n} \check{B} \overset{n}{x} + 2^{-(n-1)} \check{C}^{(n)} \overset{n}{x}, \end{cases}$$

где $\overset{i}{x}$ - разряды вектора \check{X} . Данная система уравнений решается с начальными условиями $\check{Y}^{(0)} = \check{A}$. Искомый вектор $\check{Y} = \check{Y}^{(n)}$. Вспомогательные векторы $\check{C}^{(i)}$ определяются следующим образом:

$$\check{C}^{(1)} = 2^{-1} \check{C}; \quad \check{C}^{(2)} = \begin{cases} \check{C}^{(1)} + 2^{-3} \check{C} & \text{при } \overset{1}{x} = 1; \\ \check{C}^{(1)} - 2^{-3} \check{C} & \text{при } \overset{1}{x} = 0; \end{cases}$$

$$\check{C}^{(i)} = \begin{cases} \check{C}^{(i-1)} + 2^{-(i+1)} \check{C} & \text{при } \overset{i-1}{x} = 1; \\ \check{C}^{(i-1)} - 2^{-(i+1)} \check{C} & \text{при } \overset{i-1}{x} = 0, \quad i = \overline{1, n}. \end{cases}$$

Приведенные рекуррентные уравнения могут быть реализованы в ПМП за счет сдвигов и сложений. Аналогичным образом синтезируются ПМП для выполнения других математических зависимостей.

На основе анализа методов контроля цифровых ВС выбран и обоснован метод контроля матричных параллельных процессоров, базирующийся на использовании числовых избыточных кодов. Выбор метода контроля осуществлялся по критерию минимума аппаратурной избыточности и максимума достоверности контроля. Сущность метода заключается в том, что определяются вычеты по модулю 3 от входных переменных X_i и результата операции Z . Вычетом числа A по модулю 3 является двухразрядное двоичное число, равное остатку от деления A на 3. Над вычетами входных переменных производится операция, аналогичная исходной математической зависимости; результат также берется по модулю 3 и полученное двух-

разрядное число сравнивается с вычетом Z . В случае неравенства делается заключение об отказе процессора, схемы встроенного контроля (СВК) или о проявившемся сбое.

Таким образом, вся СВК включает в себя схемы формирования вычетов, схему сравнения двухразрядных чисел и двухразрядный упрощенный параллельный процессор. В работе осуществлен синтез СВК и показаны преимущества данного метода контроля над другими. Проведены исследования надежности матричных процессоров с СВК, а также получены математические выражения для определения вероятности пропуска ошибки и достоверности контроля. Так, например, для многофункционального 16-ти разрядного ПМП средняя наработка на отказ СВК в 64 раза выше чем у контролируемого объекта, а вероятность пропуска ошибок равна 0,08 при $q=0,05$ - вероятности появления хотя бы одной ошибки в отдельном разряде слова. В работе также даются рекомендации и ограничения на применение данного метода контроля.

В третьем разделе на основе предложенных параллельных структур разработана методика синтеза и синтезированы специализированные вычислительные системы для решения определенного класса задач на борту ЛА.

На основе микропроцессорного комплекта (МПК) БИС K1810 предложена специализированная микропроцессорная система, в состав которой, кроме штатных ИМС МПК, входит ПМП для обработки данных в процессе обмена информацией между микропроцессором и запоминающими устройствами. Данная микропроцессорная ВС обладает гибкостью архитектуры, обусловленной логическими свойствами микропроцессора, и быстродействием, определяемым параллельной обработкой информации. Синтезированная ВС позволяет, благодаря применению матричных процессоров, существенно повысить быстро-

действия, значительно уменьшить эквивалентное время обмена информацией и увеличить уровень машинного языка. Для сравнения с существующими средствами вычислительной техники получены математические зависимости оценки производительности предложенной микропроцессорной системы.

Проведен анализ реальных алгоритмов бортовых вычислительных систем и сделан вывод о том, что при решении определенного класса задач для достижения заданной точности управления необходимо обеспечить требуемую производительность вычислений на борту ЛА. Одной из таких задач является задача управления системой сброса грузов, сущность которой заключается в циклическом решении системы дифференциальных уравнений и сравнении заданных и текущих координат цели относительно самолета. Текущие координаты цели определяются решением уравнений: $\dot{z} = -V_x z \cdot \phi$; $\dot{z} = -V_x + x \cdot \phi$, где x, z — координаты цели; V_x, V_z — проекции вектора скорости на оси связанной системы координат; ϕ — угловая скорость курса самолета. Переведа временные функции в Т-изображения и выполнив математические преобразования, получим систему уравнений для синтеза ПМІ:

$$\begin{cases} X_t(k+1) = \frac{Ht}{k+1} \left[-V_x b(k) - Z(k) \phi \right]; \\ Z_t(k+1) = \frac{Ht}{k+1} \left[-V_x b(k) - X(k) \phi \right], \end{cases} \quad t = \overline{1, n}, \quad X_t(0) = x_0, \quad Z_t(0) = z_0.$$

Контроль точности вычислений функций $X(t), Z(t)$ может быть осуществлен на основе выражений:

$$X_t(0) = \sum_{k=0}^{\infty} (-1)^k X_{t+1}(k); \quad Z_t(0) = \sum_{k=0}^{\infty} (-1)^k Z_{t+1}(k), \quad t = \overline{1, n}$$

Данные выражения положены в основу синтеза параллельного вычислителя для расчета текущих координат цели и управления системой сброса грузов с ЛА, которое позволит на 2...3 порядка

повысить быстродействие вычислительного процесса и тем самым существенно повысить точность попадания груза в цель.

Предложена методика синтеза специализированной ВС для решения задачи автономного определения координат местоположения ЛА в пространстве путем циклического решения системы дифференциальных уравнений:

$$\begin{cases} \dot{A} = \Omega \sin \varphi + \lambda \sin \mu; & \dot{V}_{\xi} = \alpha_{\xi} - V_{\xi} \omega_{\eta} + V_{\eta} \omega_{\xi}; & \dot{V}_{\eta} = \alpha_{\eta} - V_{\eta} \omega_{\xi} + V_{\xi} \omega_{\eta}; \\ \dot{\lambda} = ((R+H) \cos \varphi)^{-1} (V_{\xi} \cos A + V_{\eta} \sin A); \\ \dot{\varphi} = (R+H)^{-1} (-V_{\xi} \sin A + V_{\eta} \cos A), \end{cases}$$

где λ , φ — координаты местоположения ЛА в геодезической системе координат. Так как погрешность автономного счисления координат составляет порядка 5-6% за 20 мин. полета, то предлагается снизить данную погрешность за счет реализации интегрирования уравнений в матричном параллельном процессоре, методика синтеза которого представлена в диссертационной работе. Благодаря распараллеливанию вычислительного процесса на уровне разрядов, удается увеличить производительность вычислений и существенно повысить точность определения координат на борту ЛА.

Предлагаемые методики синтеза высокопроизводительных вычислительных систем могут также применяться для решения других задач, требующих высокого быстродействия вычислений.

В четвертом разделе проводится оценка достоверности полученных результатов исследований путем математического моделирования параллельного вычислительного процесса на ЭВМ.

На основе выполненных экспериментальных исследований параллельных процессоров, предложена программная модель матричного процессора, позволяющая реализовать анализ, синтез и иссле-

дования ряда параметров функционирования процессоров. Рассмотрен вопрос моделирования многофункциональных матричных вычислителей, предложены алгоритмы и программы анализа и синтеза матричных вычислителей, проведены экспериментальные исследования и получен ряд показателей, характеризующих эффективность предложенных вычислителей. На основе проведенных экспериментальных исследований была подтверждена правильность функционирования и показаны достоинства предложенных вычислительных структур и систем по сравнению с существующими.

ОСНОВНЫЕ РЕЗУЛЬТАТЫ И ВЫВОДЫ

В диссертации на основе математических моделей распараллеливания вычислительного процесса на уровне разрядов разработана методика синтеза специализированных параллельных вычислительных систем для решения задач управления и навигации на борту ЛА. Решение поставленной научной задачи позволило увеличить быстродействие специализированных вычислительных средств и, за счет этого, повысить точность управления полетом и определения местоположения летательного аппарата.

На основании проведенных исследований сделаны следующие выводы:

I. На основе проведенного анализа организации параллельных вычислений с учетом совместных свойств математических моделей, параллельных разрядных алгоритмов, вычислительных структур и технологических особенностей их изготовления в виде СБМС разработана и предложена методология распараллеливания математических моделей и алгоритмов на уровне разрядов представления информации, которая ориентирована на современную интегральную технологию и открывает возможность синтезировать сверхбыстродействующие матричные вычислительные устройства и структуры.

2. Предложена методика синтеза матричных процессоров для обработки скалярных данных и многофункциональных матричных процессоров, обеспечивающих на базе единой однородной архитектуры широкий набор математических зависимостей путем подачи настроечных сигналов или констант на входы устройства. Предложенные процессоры позволяют обрабатывать информацию за время задержки сигнала между входами и выходами, что открывает возможность организовать вычислительный процесс в реальном времени.

3. Предложен большой набор схемных реализаций матричных процессоров для моделирования как алгебраических, так и трансцендентных математических зависимостей. Получены математические выражения, позволяющие оценить временные характеристики предложенных матричных вычислителей по сравнению с существующими средствами вычислительной техники и микропроцессорными комплектами.

4. На основе проведенного анализа методов контроля цифровых ВС выбран и обоснован метод контроля, приемлемый для матричных параллельных процессоров. В качестве базового выбран метод контроля по модулю 3, позволяющий при низкой аппаратной избыточности получить высокую достоверность контроля функционирования матричного процессора.

5. На основании матричных параллельных разрядных процессоров изложена методология синтеза специализированных микропроцессорных ВС, обеспечивающих обработку достаточно сложных математических моделей в процессе обмена информацией между микропроцессором и внешними устройствами. Это позволяет существенно повысить быстродействие, значительно уменьшить эквивалентное время обмена информацией и, благодаря применению матричных процессоров, повысить уровень машинного языка. Получены математи-

ческие выражения для оценки производительности предложенных мультипроцессоров по сравнению с существующими ВС.

6. Проведен анализ реальных алгоритмов управления системой сброса грузов с летательного аппарата и показано, что для достижения заданной точности попадания груза в цель необходимо обеспечить требуемую производительность бортовых вычислителей. На основе математического аппарата Т-преобразований разработаны Т-алгоритмы и вычислительная структура для циклического воспроизведения в реальном времени координат места приземления груза. Показано, что применение разработанного мультипроцессора позволит увеличить быстродействие и, за счет этого, повысить точность приземления груза.

7. На основе матричных параллельных процессоров, предложена специализированная вычислительная система для решения навигационной задачи определения координат местоположения летательного аппарата в пространстве, путем циклического решения системы дифференциальных уравнений. Это позволяет, благодаря увеличению производительности вычислений, повысить точность определения координат более чем в 2 раза.

8. Проведены экспериментальные исследования разработанных процессоров и вычислительных структур, на основе которых предложены программные модели матричных вычислителей. Получен ряд показателей, характеризующих эффективность предложенных вычислителей по сравнению с существующими.

9. Достоверность результатов диссертационных исследований подтверждается полученными двумя авторскими свидетельствами на изобретения. Основные результаты диссертационных исследований могут быть использованы предприятиями промышленности при разработке бортовых ВС перспективных летательных аппаратов.

ОСНОВНОЕ СОДЕРЖАНИЕ ДИССЕРТАЦИОННОЙ РАБОТЫ
ИЗЛОЖЕНО И ОПУБЛИКОВАНО В СЛЕДУЮЩИХ РАБОТАХ:

1. Авторское свидетельство 1259287 СССР, МКМ³. Устройство для аппроксимации нелинейных зависимостей / В.Ф. Евдокимов, В.А. Гуляев, А.И. Стасик, А.В. Бабич, К.И. Рогозин, В.П. Чмут. -Опубл. 23.09.86, Бл.№35.

2. Авторское свидетельство 1170460 СССР, МКМ³. Устройство для вычисления давления в узле трубопроводной системы / М.Н. Кулик, А.И. Стасик, В.С. Мазурчук, А.В. Бабич, В.П. Чмут, А.А. Черемис. -Опубл. 30.07.85, Бл.№28.

3. Многофункциональные параллельные вычислительные структуры / Асриев И.Э., Чмут В.П., Хадиди М.А., Величко С.М. -Киев, 1993. -40с. (Препр./ АН Украины. Ин-т проблем моделирования в энергетике; 93-59).

4. Чмут В.П. Особенности организации итерационных вычислений при расчете установившихся режимов электрических систем на ГВО // Проблемы нелинейной электротехники: Тез. докл. -Киев: Наук. думка, 1981. Ч.2 -С. 80-83.

5. Чмут В.П. Методика функционального контроля параллельных матричных процессоров на основе избыточных числовых кодов / В сб. тез. докл. III Международной научно-технической конференции "Методы управления системой эффективности функционирования электрифицированных и пилотажно-навигационных комплексов". -Киев: изд-во КМУТА, 1996. -С.48-49.

6. Чмут В.П. Методика самодиагностирования многопроцессорных вычислительных систем / В сб. тез. докл. III Международной научно-технической конференции "Проблемы совершенствования радиозлектронных комплексов и систем обеспечения полетов". -Киев: изд-во КМУТА, 1994. -С.III-112.

Chmout V.P. Development of procedure of synthesis of specialized parallel computing systems for solution of the problem of aircraft control and navigation.

Dissertation is presented as manuscript for application of scientific degree of kandidat of technical sciences by speciality 05.13.08 - "Computers, computing systems and networks, elements and units of computers and control systems", Institute of problems of modelling in energetics NAS of Ukraine, Kiev, 1995. She contains theoretical researches of mathematical models of parallelized of computing process on level digits and methods of parallel matrix processors which are constructed on their basis. It is determined that application proposed computing systems makes possible to multiply speed of computing process essentially and to raise precision solution of the problem of aircraft control and navigation.

Чмут В.П. Розробка методики синтезу спеціалізованих паралельних обчислювальних систем для рішення задач керування та навігації на борту літального апарату.

Дисертація у вигляді рукопису на здобуття вченого ступеню кандидата технічних наук із спеціальності 05.13.08 - "Обчислювальні машини, системи та мережі, елементи і пристрої обчислювальної техніки та систем керування", Ін-т проблем моделювання в енергетиці НАН України, Київ, 1995р. Містяться теоретичні дослідження математичних моделей розпаралелювання обчислювального процесу на рівні розрядів та методи побудови на їх основі паралельних матричних процесорів. Встановлено, що застосування запропонованих обчислювальних систем дозволить суттєво збільшити швидкоплинність обчислювального процесу та підвищити точність рішення задач керування та навігації.

Ключові слова: швидкоплинність обчислювального процесу, матричні обчислювальні системи, розпаралелювання обчислювального процесу на рівні розрядів.

ЛНБ ім. В. Стефаника
АН України

Подписано к печати 15.05.1995г. формат 60x84/16
Бумага офсетная Усл.-печ.лист. 1,0. Уч.-изд. лист 1,0.
Тираж 100. Заказ 230. Бесплатно

Полиграф. уч-к Института электродинамики АН Украины
252057, Киев-57, проспект Победы, 56.

448639

AB 32.427

AB 32.427