

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ
“Київський політехнічний інститут”

На правах рукопису

УДК 681.325.32:519.7

Гемба Ольга Василівна



АВТОМАТИЗОВАНЕ ФОРМУВАННЯ МАТЕМАТИЧНИХ МОДЕЛЕЙ
ПРОГРАМУЄМОЇ ЕЛЕКТРОННОЇ АПАРАТУРИ В СЕРЕДОВИЩІ
ШТУЧНОГО ІНТЕЛЕКТУ

05.13.05. - Системи автоматизованого проектування

АВТОРЕФЕРАТ

дисертації на здобуття наукового ступеня
кандидата технічних наук

КИЇВ - 1996

004
Дисертація є рукописом.

АВ 34.080
ЛНБ України ім.В.Стефаніка

Робота виконана на кафедрі
· Національного технічного університету України



00754271 (Q)

Науковий керівник : кандидат технічних наук,
доцент КИСЕЛЬОВ Г.Д.

Офіційні опоненти:

доктор технічних наук, професор
Забара С.С.

кандидат технічних наук, доцент
Єлізаренко Г.М.

Провідна організація:

Український Державний НВЦ "АСПРУВ"

Захист відбудеться 18 березня 1996 року о 15 годині на засіданні спеціалізованої Ради по присудженню наукового ступеня кандидата технічних наук (шифр Д01.02.17) у Національному технічному університеті України (252056, Київ-56, проспект Перемоги, 37), корп. 12, ауд. 412.

З дисертацією можна ознайомитись у бібліотеці Національного технічного університету України, "КПІ".

Автореферат розіслано 14.02. 1996г.

ЛНБ ім. В. Стефаніка
АН України

Вчений секретар
спеціалізованої Ради
кандидат технічних наук

Писаренко Л.Д.

Загальна характеристика роботи

Актуальність задачі. В наш час програмуємі елементи електронної апаратури (включаючи мікропроцесори) знаходять найпоширене застосування в різних сферах, що викликає необхідність проектування мікропроцесорних (МП) систем різного призначення на рівні інтегральних схем та функціонально завершених блоків. Проектування навіть досить простих МП систем без застосування розвинутих засобів автоматизації є дуже складною інженерною задачею. Процес проектування складається з чотирьох етапів, на кожному з яких використовуються різні моделі елементів (включаючи мікропроцесори), що входять в систему, яка проектується. У зв'язку з цим задача автоматизації формування моделей програмуємих елементів електронної апаратури, що можуть бути застосовані як на етапі розробки архітектури системи, так і на етапах відладки апаратних засобів та програмного забезпечення, стає особливо актуальною.

Ціль реферированої роботи полягає у розробці методичних та програмних засобів автоматизованого формування високорівневих моделей програмуємих елементів (ПЕ) електронної апаратури, включаючи мікропроцесорні НВІС, призначених для систем функціонально-логічного проектування цифрової апаратури.

В дисертації вирішуються такі основні задачі:

- аналіз існуючих підходів і формалізмів, які використовуються на верхніх рівнях ієрархії уявлення моделей ПЕ (включаючи МП НВІС), та вибір відповідних поставлених цілі;
- аналіз функціональних специфікацій мікропроцесорів різних призначень, визначення поведінкового та структурного аспектів опису, а також створення абстракцій, адекватних об'єктам моделювання і відображуючих відносини між ними;
- розробка концептуальної моделі бази знань про архітектуру ПЕ та її реалізація на рівні внутрішньої моделі;
- розробка методики, лінгвістичних та програмних засобів введення знань про архітектуру ПЕ в систему автоматизованого формування моделей ПЕ;
- розробка алгоритмів автоматизованого формування моделі ПЕ за символьним описом та їх програмна реалізація.

Автор захищає такі основні положення:

- адаптуєміий емулятор ПЕ, розширений можливістю обробки значень сигналів на керуючих та інформаційних виводах ПЕ;

- архітектуру абстрактного мікропроцесора, яка дозволяє здійснити настроювання адаптуемого розширеного емулятора у відповідності з архітектурою моделюемого об'єкта. Архітектура абстрактного процесора являє собою модель уявлення знань, яка базується на логіці предикатів першого порядку та графічно представлена у вигляді мережі фреймів, доповненої функціональними зв'язками;

- методику автоматизованого здобуття знань про архітектуру ПЕ електронної апаратури та їх відображення в модель представлення знань про архітектуру абстрактного процесора;

- інтелектуальний інтерфейс користувача системи автоматизованого формування моделей;

- алгоритми автоматизованого відображення символічного опису архітектури об'єкта моделювання в архітектуру абстрактного процесора.

Методи досліджень. Для вирішення поставлених задач використовуються положення і методи математичної логіки, об'єктно-орієнтованого аналізу, теорії фреймів, теорії множин, моделі й методи уявлення та обробки знань. Розробка програмного забезпечення виконана з використанням технології об'єктно-орієнтованого програмування.

Наукова новизна роботи міститься в розробці теорії та практичної методики автоматизованого формування високорівневих моделей мікропроцесорів. В роботі запропоновані:

- адаптуемий емулятор ПЕ електронної апаратури, розширений можливістю обробки значень сигналів на керуючих та інформаційних виводах ПЕ та визначення вихідних сигналів;

- архітектура абстрактного мікропроцесора, яка розроблена за результатами аналізу архітектури сучасних мікропроцесорів, і дозволяє здійснити настроювання адаптуемого розширеного емулятора у відповідності з архітектурою об'єкта, який моделюється;

- модель уявлення знань про архітектуру абстрактного процесора, яка базується на логіці предикатів першого порядку, і графічно представлена в вигляді мережі фреймів, доповненої функціональними зв'язками між фреймами;

- методика та алгоритми автоматизованого здобуття знань про архітектуру ПЕ електронної апаратури та їх відображення в модель уявлення знань про архітектуру абстрактного процесора;

- інтелектуальний інтерфейс користувача системи автоматизованого формування моделей, розроблений з урахуванням вимог стандарту інтерфейсу користувача;

- алгоритми автоматизованого відображення символічного опису архітектури об'єкта моделювання в архітектуру абстрактного процесора.

Практична цінність дисертаційної роботи міститься у наступному:

- розроблений розширений адаптуємий емулятор програмуємих елементів електронної апаратури;

- розроблена та реалізована у вигляді об'єктно-орієнтованої бази знань архітектура абстрактного процесора, що дозволяє адаптувати розширений емулятор до заданої системи команд і функцій;

- розроблені та реалізовані алгоритми адаптації розширеного емулятора;

- розроблений і програмно реалізований інтелектуальний інтерфейс розробника високорівневих моделей програмуємих елементів електронної апаратури;

- розроблені та реалізовані в рамках системи функціонально-логічного проектування КОМОЛ-ПК методики встроєння та використання адаптуємих розширених емуляторів ПЕ в системах функціонально-логічного моделювання;

- розроблена бібліотека алгоритмічних об'єктно-орієнтованих моделей ряду вітчизняних та зарубіжних мікропроцесорів різного функціонального призначення.

Апробація роботи і публікації. Результати проведених теоретичних та прикладних досліджень докладались й обговорювались на зональній конференції "Методи прогнозування надійності проектуємих РЗА і ЭВА", Пенза, 25-26 квітня 1988г., Міжнародній науково-технічній конференції "Проблеми автоматизованого моделювання в електроніці", Київ, КПІ, 1994г., Першій Українській конференції з автоматичного керування "Автоматика-94", Київ, 18-23 травня 1994г., Міжнародній науково-технічній конференції "Проблеми фізичної та біомедичної електроніки", Київ: КПІ, 18-20 травня 1995г. За матеріалами дисертаційної роботи опубліковані тези докладів (3), статті (2). Матеріали дисертації були використані при складанні звіту з науково-дослідницької роботи (1).

Структура та об'єм роботи. Загальний об'єм роботи складає 126 сторінок друкованого тексту, включаючи 35 малюнків, 11 таблиць. Дисертація складається зі вступу, чотирьох глав, висновків, списку літератури, що містить 100 джерел, та додатків.

У першій главі розглянуті достоїнства та недоліки апаратного та програмного підходів до моделювання програмуємих елементів. В межах програмного підходу досліджені можливості, що надаються різними видами мовної та модельної формалізації знань про ПЕ. За

результатами аналізу зроблені висновки про відповідний поставлений задачі рівень уявлення моделей та види формалізації.

У другій главі розглянуті моделі та методи, що використовуються для побудови компонентів системи знань, призначеної для формування алгоритмічних моделей ПЕ електронної апаратури в вигляді адаптуємих розширених емуляторів. Виходячі з поставленої задачі, визначені об'єкти предметної області, встановлені зв'язки між ними, та на основі їх аналізу (в межах сучасних мікропроцесорних наборів) розроблена архітектура абстрактного процесора, знання про яку описані в вигляді системи предикатів першого порядку. За результатами аналізу предметної області для графічного представлення знань вибрана об'єктно-орієнтована модель і визначені типи фреймів, слоти, що складають кожний з фреймів та різноманітні типи відносин між фреймами. Як метод виводу знань про функціонування окремого програмуємого елемента використовується дедуктивний вивід. Описана методика здобуття та введення знань про функціонування окремого ПЕ, вибрані правила та принципи реалізації інтерфейса розробника високорівневих моделей. Сформульовані правила адаптації розширеного емулятора. Запропонована структура об'єктно-орієнтованої моделі програмуємого елемента електронної апаратури.

У третій главі розглянута загальна організація системи автоматизованого формування алгоритмічних об'єктно-орієнтованих моделей ПЕ, її призначення та функціональні можливості. Описана робота модулів, що входять в систему, визначені дії розробника моделей на різних етапах роботи з системою.

Четверта глава містить опис процедури формування моделей мікропроцесорів різної організації та призначення. Наведені параметри процесу формування й отриманих моделей. Дана методика включення запропонованих моделей в систему функціонально-логічного проектування КОМОЛ-ПК. На прикладі моделювання мікропроцесорної системи показані можливості, що надаються запропонованими моделями.

Додатки містять:

- перелік типів, видів і форматів операцій, що реалізуються програмуємими елементами електронної апаратури;
- множину правил формування моделей програмуємих елементів електронної апаратури;

- опис моделей мікропроцесорних НВІС у форматах запису робочого поля бази знань;
- програмний опис моделей мікропроцесорів;
- функціонально-електричну схему моделюемого мікропро-цесорного пристрою;
- опис результатів моделювання мікропроцесорного пристрою засобами пакету функціонально-логічного проектування КОМОЛ-ПК із підключеною системою автоматизованого формування об'єктно-орієнтованих моделей мікропроцесорних НВІС.

Основний зміст роботи

Модель цифрової системи може бути представлена на одному з відомих рівней ієрархії абстракцій. Задачі моделювання цифрових систем, що містять програмуємі елементи, найбільш відповідає алгоритмічний рівень, на якому використовуються як апаратні, так і програмні моделі мікропроцесорів.

Макетні системи, що використовують апаратні (апаратно-програмні) моделі, є потужним та ефективним засобом відлагодження МП систем, однак вони принципово мають ряд недоліків, зв'язаних з необхідністю виготовлення макета системи, фіксованою організацією відлагоджувальних режимів, неможливістю перевірки окремих режимів на реальному устаткуванні.

Метод програмного моделювання цифрових систем з ПЕ є універсальним в розрізі можливості представлення системи будь-якої структури та архітектури. Він також знімає вказані вище обмеження. Основною проблемою, що затримує використання програмного моделювання даних систем, є висока трудоемність розробки моделей ПЕ, тому що етап визначення моделі передбачає побудову алгоритма її функціонування на основі вивчення функціональних специфікацій моделюемого об'єкта.

Існує два взаємопов'язаних підходи до формалізації опису: мовний підхід і підхід на основі математичних моделей. Мовний підхід полягає у використанні і/або розробці формалізованої мови, більше чи менше орієнтованої на тип об'єктів опису. В літературі згадується використання в цілях формалізації опису функціонування мікропроцесорів універсальних мов програмування з можливими розширеннями, спеціалізованих мов опису апаратури і, перш за все, VHDL, а також мов імітаційного моделювання.

При формалізації на основі моделей акцент робиться на змістовну структуру опису. Для моделювання цифрових пристроїв (ЦП) на алгоритмічному рівні використовуються різноманітні види операційних автоматів та їх мережі, а також мережі Петрі; математичні моделі функцій; абстрактні типи даних (АТД) та алгебри відношень.

На основі вказаних підходів до формалізації модельного опису отримали розвиток два напрямки автоматизації синтеза моделей ЦП:

- абстрактний синтез на основі таблиць переходів, булевих функцій і формальних описів, складених на мовах опису апаратури;
- евристичний синтез на основі дослідження й систематизації відомостей про об'єкт моделювання з створенням банків (бібліотек) універсальних моделей і моделей структурних елементів.

Використання першого підходу можливо для відносно простих об'єктів моделювання. В більш складних випадках пропонуються евристичні підходи, найбільш поширеним з яких є метод універсальної параметризованої моделі, який полягає в тому, що для інтегральної схеми певного функціонального призначення будується універсальна модель, реалізуюча всі можливі операції, що виконуються інтегральною схемою даного типу, що неефективно в випадку мікропроцесорної НВІС. Універсальна модель МП НВІС громіздка, блоки, які виконують ті ж самі функції, потрібно включати до різних універсальних моделей, кількість ініційованих блоків для кожної конкретної моделі незначна порівнянно з загальною кількістю блоків універсальної моделі. З розширенням кількості серій МП НВІС, що охоплюються універсальною моделлю, названі недоліки тільки посилюються.

Таким чином:

1. Задачі моделювання цифрових систем з програмуємими елементами найбільш відповідає алгоритмічний рівень абстракції, на якому використовуються як апаратні (апаратно-програмні), так і програмні моделі мікропроцесорів. Використання програмних моделей дозволяє скоротити термінові та матеріальні витрати на моделювання, а також провести аналіз систем довільної архітектури в будь-яких режимах, в тому числі аварійних.

2. Автоматизація формування алгоритмічних моделей програмуємих елементів, із-за складності останніх, можлива при використанні концепції автоматизації вирішення задач на моделі предметної області, що практично реалізується за допомогою системи знань.

3. Задача автоматизації формування моделей ПЕ підрозділяється на дві: задачу автоматизації формування символічного опису та задачу синтезу програмної моделі за символічним описом. В рамках системи знань перша підзадача реалізується модулем надбання знань, друга - машиною логічного виводу.

4. Вибір об'єктно-орієнтованої моделі уявлення знань для побудови системи вимагає визначення структур об'єктів розглядаємої предметної області і співвідношень між ними.

При розробці систем знань необхідно визначити джерела знання і вирішувемі задачі. До вирішення поставлено задачу автоматизації формування алгоритмічних моделей програмуємих елементів, включаючи мікропроцесорні НВІС за їх описами в довідковій літературі. Виходячи з цього, визначимо як об'єкти предметної області структурні складові та функції програмуємих елементів, перш за все, мікропроцесорних НВІС та на основі їх аналізу (в рамках архітектур сучасних мікропроцесорів) складемо архітектуру абстрактного процесору, що являє собою базу знань про архітектуру ПЕ.

Під архітектурою ПЕ звичайно розуміють фізичні компоненти програмуємого елемента та їх логічні, фізичні і функціональні зв'язки. Компоненти ПЕ можуть бути об'єднані у три групи: керуючий пристрій, операційний пристрій і пам'ять. Структурні та функціональні особливості елементів, що входять в кожен з вищезазначених груп, розглянуті в літературі. Узагальнивши та класифікувавши вказану інформацію, можливо сформувати систему знань, що дозволить автоматизувати формування функціональних моделей окремих програмуємих елементів.

Модель об'єкта може вважатися повною, якщо вона відображує всі специфікуємі функції моделюємого об'єкта, тобто:

$$\forall f(f \in F) \exists mf(mf \in MF), \quad (1)$$

де f - функція моделюємого об'єкта; F - множина всіх функцій моделюємого об'єкта; mf - функція моделі; MF - множина всіх функцій моделі.

Представляючи програмуємий елемент в вигляді сукупності трьох частин: пам'яті, операційного пристрою та пристрою керування, сгрупуємо таким же чином реалізуємі ними функції в специфікації моделі, а множину функцій моделюємого об'єкта розглянемо як об'єднання трьох підмножин: $F = Mem \cup Op \cup Cntr$, де Mem - множина функцій пам'яті; Op - множина операцій, що виконуються програмуємим елементом; $Cntr$ - множина функцій керування ПЕ.

Сформована база знань може вважатися повною, так як в ній відображені всі розглянуті функції сучасних мікропроцесорів. Позначив

MP як множину функцій ПЕ і MM як множину функцій, знання про які знаходяться в базі знань, запишем умову (1) для елементів даних множин:

$$\forall p_r(p_r \in MP) \exists m_r(m_r \in MM). \quad (2)$$

Якщо позначити множину функцій одного програмуемого елемента як FP, то

$$FP \subseteq MP, \quad (3)$$

$$\text{і, звідси, } \forall f_r(f_r \in FP) \exists m_r(m_r \in MM). \quad (4)$$

Із всієї множини елементів бази знань MM можливо виділити підмножину її елементів (підмережу) MF, що реалізує тільки задані функції моделюемого об'єкта, тобто

$$MF \subseteq MM \mid \forall m_f(m_f \in MF) \exists f_r(f_r \in FP). \quad (5)$$

Отже, існують достатні умови для побудови повної функціональної моделі програмуемого елемента в системі, база знань якої містить всю множину функцій, реалізуємих ПЕ. Для побудови моделі конкретного ПЕ необхідно визначити виконуєму ним множину функцій, ввести ці знання до системи (за допомогою модуля набуття знань), на основі інформації, що міститься у базі знань, сформуванати функціональну модель (за допомогою машини логічного виводу).

Графічною моделлю представлення знань про програмуємі елементи електронної апаратури вибрано об'єктно-орієнтовану модель, що містить в собі фреймову систему. Заповнив термінали фреймів значеннями, що відповідають значенням певних параметрів моделюемого об'єкта, отримаємо повну функціональну модель об'єкта. Процедура заповнення терміналів фреймів виконується модулем набуття знань і машиною логічного виводу.

Модуль набуття знань реалізується в вигляді інтелектуального діалогового інтефейсу, за допомогою якого здійснюється введення знань про функціонування конкретного мікропроцесора. Знання (факти) в вигляді записів певного формату зберігаються в робочому полі бази знань (базі даних). База знань системи містить об'єктно-орієнтовану модель предметної області, де процедурними слотами окремих фреймів можуть виступати правила, які використовуються машиною логічного виводу. Машина логічного виводу організована за принципами дедуктивного виводу. На вхід означеної компоненти поступають записи бази даних, за виглядом яких у базі знань виділяється підмережа, що містить знання про структуру та функціонування окремого мікропроцесора, а також активізуються зв'язані з елементами виділеної підмережи правила. Машина виводу за даними, що надійшли, формує

програмну модель мікропроцесору та розміщує її в робочому полі бази знань. Далі модель може бути використана системою функціонально-логічного моделювання при розробці мікропроцесорних систем.

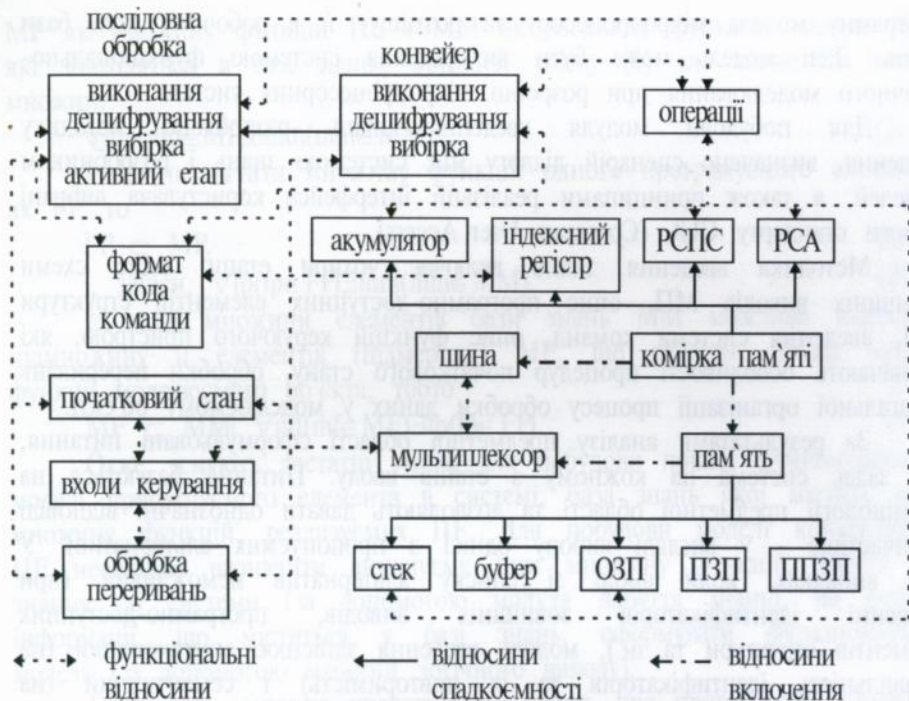
Для побудови модуля введення знань розроблено методику введення, визначено сценарій діалогу між системою знань і розробником моделей, а також принципами реалізації інтерфейса користувача вибрані вимоги стандарту CUA (Common User Access).

Методика введення знань включає чотири етапи: опис схеми зовнішніх виводів МП, опис програмно-доступних елементів структури МП, введення системи команд, опис функцій керуючого пристрою, які визначають особливості процедур початкового стану, обробки переривань і загальної організації процесу обробки даних у моделюємому об'єкті.

За результатами аналізу предметної області сформульовані питання, які задає система на кожному з етапів вводу. Питання базуються на термінології предметної області та дозволяють давати однозначні відповіді (найчастіше - у вигляді вибору однієї з пропонуємих альтернатив). У тих випадках, коли вибір зі списку альтернатив неможливий (при введенні ідентифікаторів зовнішніх виводів, програмно-доступних елементів структури та ін.), модуль введення здійснює синтаксичний (на правильність ідентифікаторів та їх повторимість) і семантичний (на діапазон значень) контроль введених даних. Результатом роботи модуля введення знань буде множина фактів про структуру та функціонування окремого мікропроцесору, яка буде підмножиною множини фактів про структуру та функціонування ПЕ. Така множина може бути описана у вигляді системи логічних висловів, наприклад:

- Ireg(x) - x є індексний регістр;
- Bit(x,y) - x має разрядність y біт;
- Read(x) - x доступний для читання;
- AL(x) - x є арифметико-логічна операція;
- Operand(x,y) - x є операнд операції y;
- FAdrType(x) - x є поле типа адресації.

Вказана множина фактів однозначно перетворюється в ієрархію об'єктів, котра являє собою базу знань про структуру й функціонування ПЕ (мал. 1).



Мал.1. Архітектура абстрактного процесора

Машина логічного виводу організована на основі дедуктивного підходу і являє собою систему правил, для яких системою посилок виступає множина фактів про архітектуру моделюємого об'єкта, зафіксованих у форматах записів робочого поля бази знань. Правила ініціалізації окремих правил машини виводу (метаправила) сформульовані наступним чином:

1. Необхідною умовою ініціалізації окремого правила є наявність у робочому полі бази знань факту, що відноситься до об'єкту, з яким зв'язане дане правило.

2. Порядок ініціалізації окремих правил визначається рівнями їх пріоритету, які встановлюються, виходячи з рівней об'єктів, з якими зв'язані дані правила.

Для прикладу приведемо рівняння правил машини виводу:

$$\forall x [\text{MemoryCell}(x) \supset (\text{Write}(x) \wedge \text{Read}(x))];$$

$$\forall x \exists y [\text{MemoryCell}(x) \supset \text{Bit}(x,y)];$$

$$\forall x [(\text{IR eg}(x) \vee \text{SSR eg}(x)) \supset \text{MemoryCell}(x)];$$

$$\forall x \forall y \forall z \forall a [(BD(x,y) \wedge Fact(z,y) \wedge IR eg(z) \wedge Model(a,y)) \supset ((Rule(s3,a) \wedge Rule(s7,a)) \wedge (\sim Rule(s1,a) \supset Rule(s1,a)) \wedge (\sim Rule(s2,a) \supset Rule(s2,a)))]$$

Об'єктно-орієнтована модель мікропроцесора являє собою програму, яка по значенням змінних, що описують стан входів МП визначає значення змінних, які описують стан виходів і програмно-доступних елементів структури мікропроцесора.

Модель складається з блоків, які описують:

- програмно-доступні елементи процесору;
- процедури, які реалізують специфічні функції даного МП;
- процедуру, яка ініціалізує модель.

Опис програмно-доступних елементів структури становить з себе перелік ідентифікаторів даних елементів і визначення їх як об'єктів відповідних класів, структура і функції яких задані фреймами бази знань.

Процедури, що реалізують специфічні функції мікропроцесора, синтезуються машиною логічного виводу за правилами бази знань і записами символного опису даного МП, які знаходяться в робочому полі бази знань.

Програмний опис ініціалізуючої частини моделі складається з одного рядка, що вміщує виклик методу класу Conveug або NoConv - в залежності від того, яким чином організована процедура обробки даних у процесорі.

На основі вищенаведених принципів реалізована система автоматизованого формування алгоритмічних об'єктно-орієнтованих моделей програмуємих елементів електронної апаратури.

Система формування моделей здійснює:

- введення умовного графічного позначення ПЕ; введення переліку програмно-доступних елементів структури з указанням їх параметрів і функціональних характеристик; введення системи команд мікропроцесора; введення опису функцій керуючого пристрою НВІС;
- формування файлів символного опису НВІС в вигляді масиву записів специфікованого формату;
- генерацію алгоритмічної об'єктно-орієнтованої моделі за значеннями полів записів файлів символного опису;
- формування файлів, які забезпечують інтерфейс між об'єктно-орієнтованою моделлю та системою моделювання.

До складу системи входять такі компоненти:

- *інтерфейс користувача*, що містить модулі: монітору діалогу; введення графічного опису та перетворення в текстовий формат карти зовнішніх виводів НВІС; введення опису програмно-доступних елементів структури НВІС; введення опису системи

команд мікропроцесора; введення опису функцій керуючого пристрою;

- *машина логічного виводу*, яка генерує алгоритмічну об'єктно-орієнтовану модель мікропроцесорної НВІС за символьним описом, що знаходиться в робочому полі бази знань;

- *база знань*, що складається з об'єктно-орієнтованої моделі предметної області, множини правил та робочої області (бази даних), де містяться файли символьного опису МП НВІС та файли, які отримані машиною логічного виводу об'єктно-орієнтованої моделі мікропроцесорів.

За допомогою даної системи сформовані моделі таких мікропроцесорів, як K584BM1, K1804BM1, Intel 80386, TMS32010. В таблиці наведено характеристики отриманих символьних та програмних модулів опису для названих МП.

Таблиця

Параметри файлів структурно-функціонального опису моделюємих мікропроцесорів

Параметр	Моделюємі процесори			
	Intel 80386	TMS 32010	K1804 BM1	K584 BM1
Об'єм файлу опису карти виводів, кБ	1.099	0.487	0.547	0.495
Об'єм файлу опису елементів структури, кБ	0.889	0.327	0.191	0.227
Об'єм файлу опису системи команд, кБ	8.534	2.746	7.190	2.747
Об'єм файлу опису функцій керуючого пристрою, кБ	0.132	0.097	0.051	0.063
Час трансляції символьного опису, с	24.1	7.8	18.7	7.0

Для виконання модельного експерименту систему функціонально-логічного моделювання цифрових схем необхідно доповнити процедурами, які дозволяють в рамках одного проекту використовувати як звичайні алгоритмічні моделі, так і створені з використанням запропонованої методики. Адаптація програми моделювання полягає у підключенні до неї модулів, які:

- забезпечують створення структур для роздільного зберігання та використання даних, що відносяться до різних елементів проекту, хоча реалізуються однією об'єктно-орієнтованою моделлю.

- генерують внутрішні об'єкти моделей програмуємих елементів;

При здійсненні адаптації системи функціонально-логічного проектування КОМОЛ-ПК до неї було включено модулі GCHOICE.EXE и PASFILE.EXE, що реалізують вищеназвані функції.

Для ілюстрації можливостей, що надаються використанням запропонованих моделей, у роботі наведено приклад моделювання схеми на основі процесору цифрової обробки сигналів TMS32010 в середовищі системи функціонально-логічного проектування КОМОЛ-ПК.

Висновки

Вирішення поставлених в дисертаційній роботі задач дозволило отримати наступні наукові та практичні результати.

1. Запропоновано та реалізовано адаптуємих емулятор програмуємих елементов електронної апаратури, розширений можливостями обробки значень сигналів на керуючих та інформаційних входах та визначення вихідних сигналів ПЕ. Використання даного емулятора в САПР функціонально-логічного рівня дозволить значно розширити клас проектуємих в середовищі САПР цифрових систем и проводити етап комплексного відлагодження програмного та апаратного забезпечення цифрових систем з програмуємими елементами з використанням автоматизованих систем проектування.

2. Розроблено архітектуру абстрактного процесору, сутність якої базується на результатах аналізу архітектури сучасних мікропроцесорів. Архітектура дозволяє здійснити настроювання адаптуємого розширеного емулятора у відповідності з архітектурою моделюємого об'єкта. Опис архітектури абстрактного процесору здійснено засобами високорівневої об'єктно-орієнтованої мови (Turbo Pascal 7.0), що забезпечує її універсальність для різних платформ ЕОМ.

3. Сформована модель представлення знань про архітектуру абстрактного процесору, що базується на логіці предикатів першого порядку. Дана модель зображена в графічній формі у вигляді мережі фреймів, доповненої функціональними зв'язками між фреймами. Вибір указаної графічної моделі дозволяє описувати структури, що містяться у знаннях, поєднувати в рамках одного об'єкта процедурні і декларативні знання, а також однозначно програмно реалізувати розроблену

модель засобами високорівневої об'єктно-орієнтованої мови.

4. Запропонована методика та розроблені алгоритми автоматизованого здобуття знань про архітектуру програмуемого елемента електронної апаратури та їх відображення в модель уявлення знань про архітектуру абстрактного процесору. Використання даної методики дозволяє ввести в систему несуперечні знання про архітектуру моделюемого об'єкта.

5. Реалізовано інтелектуальний інтефейс користувача системи автоматизованого формування моделей, який розроблений з урахуванням вимог стандарту на інтерфейс користувача. Питання в інтерфейсі засновані на термінології предметної області та дозволяють давати однозначні відповіді завдяки тому, що поряд з питанням пропонується список можливих у даній ситуації відповідей. В тих випадках, коли вибір із списку альтернатив неможливий, інтерфейс здійснює синтаксичний (на правильність ідентифікаторів та їх дублювання) та семантичний контроль (на діапазон значень) введених даних.

6. Розроблені алгоритми автоматичного відображення символного опису архітектури моделюемого об'єкта до архітектури абстрактного процесора, які дозволяють значно скоротити термін адаптації розширеного емулятора до системи команд і функцій моделюемого об'єкта.

7. Програмно реалізовано систему знань, яка дозволяє значно скоротити час формування високорівневих моделей програмуемых елементів електронної апаратури. Отримані моделі займають незначний об'єм пам'яті та можуть бути оттрансльовані в програмні модулі для систем функціонально-логічного моделювання за малий час (не більше 30с).

8. Розроблено та реалізовано в вигляді програмних модулів методику включення об'єктно-орієнтованих моделей до системи функціонально-логічного проектування КОМОЛ-ПК, що дозволило розширити клас проектуемых з допомогою САПР функціонально-логічного рівня цифрових систем та уникнути етапу макетування.

Основні результати опубліковані у таких роботах:

1. Гемба О.В. Синтез объектно-ориентированной модели микропроцессорной СБИС. // Сб. докл. Международной науч.-техн. конф. "Проблемы автоматизированного моделирования в электронике". Киев, КПИ. -1994. - с.96-99.

2. Киселев Г.Д., Гемба О.В. Методика синтеза объектно-ориентированной модели микропроцессорной СБИС. // I-а Українська конференція з автоматичного керування "Автоматика-94", Київ, 18-23 травня 1994р.: Тез. доп. : У 2 ч. - Київ: Ін-т кібернетики ім. В.М. Глушкова АН України, 1994.- ч. II. - с. 271.

3. Киселев Г.Д., Гемба О.В. Алгоритмы и правила формирования моделей микропроцессорных СБИС. // Сб. докл. Международной науч.-техн. конференции 18-20 мая 1995г. "Проблемы физической и биомедицинской электроники". - Киев: КПИ, 1995. - с. 53-57.

4. Гемба О.В. Фреймовая база знаний для построения алгоритмических моделей микропроцессоров.- Киев, 1995. - 46с.- Деп. в ГНТБ Украины, 11.05.95, N 1208-Ук95.

5. Разработка и исследование подсистемы автоматизированного проектирования математических моделей ИМС большой степени интеграции /Отчет, N г.р. 01860063098, Запорожский машиностроительный институт, 1987.-54с. (Пуйда С.К., Нагорная Н.Н., Гемба О.В., Кузнецов В.А.)

6. Киселев Г.Д., Гемба О.В. Использование фреймовой иерархической сети для автоматизации синтеза алгоритмических моделей микропроцессорных СБИС. // Вестник Киевского политехнического института, сер. Радиоэлектроника, вып.30, Киев, Лыбидь, 1994, с.3-7.

Особистий внесок автора. В роботах, що опубліковані в співавторстві пошукачу належить: розробка етапів методики синтезу (2); розробка й реалізація алгоритмів (3); розробка алгоритмів та програм (5); розробка ієрархічної фреймової мережі (6).

ABSTRACT

Hemba Olga

"The math models of programmable electronic equipment were made by CAD system in artificial intelligence environment", manuscript 05.13.05 "CAD systems".

The national technical University of Ukraine "Kiev politechnical University", Kiev, 1996.

The main ideas and results are:

- the programmable element's adaptable emulator of electronic equipment, that extended by means of data and control input signals processing abilities and programmable element's output signals determine;

- the abstract processor architecture, that designed on the base of the modern microprocessors analysis and allows the adaptable extended emulator tuning in dependence with object architecture;
- the knowledge presentation model of abstract processor architecture based on the first class predicates logic that realized graphically as the frame net with functional connections;
- the technology and algorithms for automatic extraction of knowledge about abstract processor architecture;
- the intellectual user interface of autoform model's system, based on standard user interface;
- the algorithms of automatic reflection from symbol description of model architecture to abstract processor architecture.

АННОТАЦИЯ

Гемба Ольга Васильевна

"Автоматизированное формирование математических моделей программируемой электронной аппаратуры в среде искусственного интеллекта", рукопись.

05.13.05 "Системы автоматизированного проектирования".

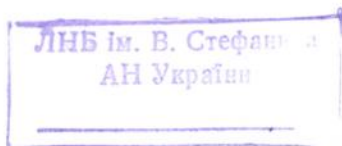
Национальный технический университет Украины "Киевский политехнический институт", Киев, 1996г.

Основные положения и результаты:

- адаптируемый эмулятор ПЭ электронной аппаратуры, расширенный возможностями обработки значений сигналов на управляющих и информационных входах и определения выходных сигналов ПЭ;
- архитектура абстрактного микропроцессора, разработанная по результатам анализа архитектуры современных микропроцессоров, и позволяющая осуществить настройку адаптируемого расширенного эмулятора в соответствии с архитектурой моделируемого объекта;
- модель представления знаний об архитектуре абстрактного процессора, основанная на логике предикатов первого порядка, графически представленная в виде сети фреймов, дополненной функциональными связями;
- методика и алгоритмы автоматизированного извлечения знаний об архитектуре ПЭ электронной аппаратуры и их отображение в модель представления знаний об архитектуре абстрактного процессора;
- интеллектуальный пользовательский интерфейс системы автоматизированного формирования моделей, разработанный с учетом требований стандарта интерфейса пользователя;

- алгоритмы автоматического отображения символического описания архитектуры моделируемого объекта в архитектуру абстрактного процессора.

Ключові слова: об'єктно-орієнтований підхід, адаптуємий розширений емулятор програмуемого елемента електронної апаратури, архітектура абстрактного процесора, фреймова мережа, автоматизація формування математичних моделей, інтелектуальний інтерфейс користувача.



Підп. до друку 15.01.96.

Папір

Тираж 100.

Ум. друк. арк. 1,0.

Формат 60x84¹/₁₆

Обл.-вид. арк. 1,0.

Замовл. 24/96

Надруковано РІ ТОВ "Аванпост", м. Київ

412380

AB 34.080

AB 34.080