

На правах рукопису

АЛЬ-АЗЗЕХ Рашид Мухаммед
[Йорданія]



УДК 681.326

МЕТОДИ СИНТЕЗУ САМОПЕРІВЕРЯЄМИХ СХЕМ
ВБУДОВАНОГО КОНТРОЛЮ ДЛЯ ФУНКЦІОНАЛЬНОГО
ДІАГНОСТУВАННЯ ОБЧИСЛЮВАЛЬНИХ ПРИСТРОЇВ, ЩО
НЕ ВІДЧУВАЮТЬ ЗБОЇВ

Спеціальність 05.13.08 - "Обчислювальні машини, системи
та мережі, елементи та пристрої обчислювальної техніки та
систем керування"

Автореферат
дисертації на здобуття наукового ступеня
кандидата технічних наук



00339967 (.)

Дисертацією є рукопис.
Робота виконана на
системи та мережі»
університету

Науковий керівник:

кандидат технічних наук, доцент
Дрозд Олександр Валентинович.

Офіційні опоненти:

доктор технічних наук, академік
Романкевич Олексій Михайлович;
кандидат технічних наук, доцент
Іванов Анатолій Олександрович.

Провідна організація:

Українська Державна Академія зв'язку

Захист відбудеться «27» червня 1996 р. в 13³⁰ на засіданні спеціалізованої вченої ради Д05.06.04 в Одеському державному політехнічному університеті (м.Одеса, пр.Шевченка, 1).

Відгук на автореферат у двох примірниках, засвідчений печаткою установи, просимо направляти за адресою: 270044, м.Одеса, пр.Шевченка, 1, Вченому секретарю ОДПУ.

З дисертацією можна ознайомитися у бібліотеці Одеського державного політехнічного університету.

Автореферат розісланий «24» 05 1996р.

Вчений секретар
спеціалізованої ради,
кандидат технічних наук,
професор

Ямпольський Ю.С.



AB-35.194

АНОТАЦІЯ

Метою дисертаційної роботи є розробка методів синтезу самоперевіряємих схем вбудованого контролю (ССВК) для виявлення відмов в збосенечувливих обчислювальних пристроях (ЗОП) в процесі їх функціонування.

Для досягнення поставленої мети вирішуються такі задачі:

1. Аналіз відомих схем виявлення відмов обчислювальних пристроїв у процесі їх функціонування.
2. Розробка методів синтезу ССВК для відрізнєння відмов і відмов ЗОП з кратністю з'явлення помилок у часі.
3. Розробка методів синтезу ССВК ЗОП з відрізнєнням відмов та відмов, що, використовують різну ймовіржетв їх виявлення.
4. Розробка методів синтезу ССВК ЗОП з використанням інформаційної та часової природньої залишковості.
5. Розробка методів синтезу ССВК ЗОП з викопанням контролю операцій за нерівняннями.

Автор захищає слідуєчі результати:

1. Методи синтезу ССВК ЗОП з виявленням відмов за кратністю з'явлення помилок в часі.
2. Методи синтезу ССВК з розрізнєнням відмов та відмов за ймовірністю їх виявлення.
3. Методи синтезу ССВК ЗОП, що застосовують інформаційну та часову природню залишковість.
4. Методи синтезу ССВК ЗОП з викопанням контролю за нерівняннями.

ЗАГАЛЬНА ХАРАКТЕРИСТИКА РОБОТИ

Актуальність теми: Функціональне діагностування цифрових обчислювальних пристроїв традиційно вирішує задачу виявлення несправностей за їх першим проявом, тобто разом відмов та відмов. Проте в цифровій обробці сигналів та інших галузях обчислювальної техніки до діагностування обчислювальних пристроїв часто виставляються вимоги до виявлення в процесі роботи тільки стійких порушень їх працедатності, тобто відмов, оснільні спотворєння окремих чисел, що викликаються короткочасними самозникаючими несправностями - збоями - істотно не

впливають на кінцевий результат обчислювань. Реагування на збій приводить до невиправданих зупинок в роботі таких збоснечувливих обчислювальних пристроїв і знижує їх продуктивність. Виявлення відмов ЗОП засобами та методами функціонального діагностування забезпечує одержання оперативної оцінки про стан пристроїв, підтримання високої продуктивності, безперервної обробки інформації. До схем вбудованого контролю, що виконують виявлення несправностей при функціональному діагностуванні пристроїв, перед'явлено вимоги перевірки у процесі функціонування також власної процесдатності, що забезпечується побудовою ССВК в заданому класі несправностей.

Таким чином, виявлення відмов обчислювальних пристроїв в процесі їх функціонування є важливою задачею, вирішення якої вимагає розробки методів синтезу ССВК, орієнтованих на виявлення стійких порушень працездатності ЗОП. Цим визначається актуальність теми дисертаційної роботи, що присвячена даним питанням.

Методи досліджень. Для вирішення поставлених задач застосовується прикладна теорія цифрових автоматів, теорія чисел, теорія імовірності, елементи теорії алгоритмів, математичної логіки.

Наукова новина роботи полягає в наступному:

1. Розроблено методи синтезу ССВК для функціонального діагностування ЗОП з розрізненням збоїв та відмов за кратністю з'явлення помилок у часі, що забезпечує мінімальні витрати часу на виявлення відмов.
2. Розроблено методи синтезу ССВК для функціонального діагностування ЗОП з розрізненням збоїв та відмов, що застосовують різну імовірність їх виявлення при наявності природної часової залишковості. Широке застосування в запропонованих методах природних ресурсів функціонування - інформаційної та часової залишковості, - забезпечує одержання економічних ССВК.

Практична вагомість. Розроблені в дисертаційній роботі методи дозволяють будувати економічні ССВК, що виявляють відмови ЗОП і не порушують їх функціонування при неістотній прояві несправностей. Це підтримує високу продуктивність пристроїв.

Достовірність теоретичних результатів підтверджується доказами основних положень та висновків.

Реалізація результатів роботи. Результати внесено в навчальний процес ОДПУ в курсі "Діагностика комп'ютерних систем", що викладається студентам фаху 6.0915 у дев'ятому семестрі.

Апробація роботи. Основні результати роботи доповідались та обговорювались на науково-технічних конференціях студентів, молодих вчених та аспірантів, семінарах професорсько-викладацького складу кафедри обчислювальних машин Одеського державного політехнічного університету у 1994-1996 роках.

Публікації. За темою дисертації опубліковано 8 робот.

Структура та обсяг дисертації. Дисертаційна робота складається з вступу, чотирьох розділів та заключної частини, викладених на 152 сторінках машинописного тексту, містить 30 малюнків, 7 таблиць та список літератури (67 найменувань).

У вступі обгрунтована актуальність теми дисертації, визначено мету роботи, задачі, які при цьому вирішуються, та основні положення, що виносяться на захист.

В першому розділі розглянуто відомі схеми виявлення відмов обчислювальних пристроїв у процесі їх функціонування, визначено два основних підхода до вирішення цієї задачі:

- виявлення відмов з явним розрізненням збою та відмови, тобто за кратністю появи помилок в часі;
- виявлення відмов з неявним розрізненням збою та відмови, тобто за ймовірністю виявлення несправностей.

У другому розділі розроблена ССВК для розрізнення збоїв та відмов за кратністю появи помилок в часі, що дозволяє реалізувати перший підхід до вирішення задачі виявлення відмов з виявом в процесі функціонування власних несправностей схем контролю. Запропоновано методи синтезу ССВК ЗОП за неявним розрізненням збоїв та відмов, в основу яких покладено виявлення тестових наборів у вхідній послідовності ЗОП, пофрагментний контроль, а також природня часова залишковість.

У третьому розділі запропоновано методи синтезу ССВК, що використовують природню інформаційну залишковість в формі заборонених значень результатів операцій і залишковість форматів чисел з фіксованою крапкою. В залежності від забезпеченої ймовірності вияву помилки розроблені ССВК можуть застосовуватися для виявлення відмов ЗОП як за явним, так і за неявним розрізненням збою та відмови.

У четвертому розділі запропоновано методи синтезу ССВК, які також можуть застосовуватися для двох підходів до вияву відмови ЗОП і виконуючими контроль операцій за нерівненнями.

В заключній частині викладено висновки і основні результати роботи.

Основний зміст роботи

В цифровій обробці сигналів та інших задачах до обчислювальних пристроїв часто висновуються вимоги вияву стійких порушень працездатності, викликаних відмовами та ігнорування короточасних самозникаючих несправностей, тобто збоїв, що істотно не впливають на кінцевий результат обробки даних. Такі обчислювальні пристрої визначаються як збоєнечутливі обчислювальні пристрої (ЗОП). Вияв збоїв в ЗОП недоцільний, оскільки приводить до невиправданих зупинок та втрати продуктивності.

Функціональне діагностування ЗОП вирішує задачу вияву їх відмов, що необхідно виконувати в процесі роботи для одержання оперативної оцінки стану пристроїв, підтримання високої продуктивності, безперервної обробки даних.

Відомі рішення по функціональному діагностуванню ЗОП із використанням методів контролю, що забезпечують високу ймовірність вияву помилки, і схеми розрізнення збою та відмови за кратністю появи помилок в часі. Такий підхід забезпечує мінімальний час вияву відмови, але вимагає більших витрат обладнання на реалізацію методу контролю, а також розробки самоперевіряємої схеми розрізнення збою та відмови, яка виявляє в процесі роботи також і власні несправності.

Вихідними даними до синтезу такої схеми $CS(E, e_T, \tau_K) e$:

- дворозрядний код контролю $E\{E_1, E_2\}$, що формується прийнятим методом контролю;

- поріг розрізнення збою та відмови ег починаючи з якого підрахована кількість помилок визначає несправність як відмову;
- інтервал часу τ_K , протягом якого відбувається чергове підрахування помилок.

Код контролю E приймає правильні значення 01, 10 та значення помилки 00, 11 відповідно при вірній роботі пристрою та виявленні помилки. Розроблена схема $CS(E, e_g, \tau_K)$ для $e_g=2$, що містить блок звіту інтервалу τ_K , а також виконані на базі схеми стиснення і елементів пам'яті, блок фіксації повторної помилки та блок забезпечення самоперевіряємості. Блоки працюють з правильними значеннями та значеннями помилки, прийнятими для коду контролю E. Схема $CS(E, e_g, \tau_K)$ для $e_g>2$, розроблена на базі схеми $CS(E, 2, \tau_K)$ шляхом нарощування її структури блоками фіксації повторної помилки. Схема CS виконує виявлення відмови на інтервалі τ_K в такті появи ег-ї помилки, а також забезпечує виявлення власних відмов. Її витрати обладнання оцінюються за формулою

$$Q_{SC} = (2 \lceil \log_2 \tau_K \rceil + 6e_g - 3)q_T$$

де q_T - складність реалізації D-тригера.

Другий підхід до рішення задачі функціонального діагностування ЗОП виконує розрізнення збоїв та відмов з застосуванням методів контролю, що мають низьку ймовірність вияву помилки. Розрізнення збоїв та відмов ґрунтується на різній ймовірності їх виявлення, що проявляється при наявності достатньої природньої залишковості часу у формі пасивного запасу часу контролю.

Зниження вимог до ймовірності виявлення помилок, застосування часової та інформаційної природніх залишковостей створюють умови для одержання економічних рішень по контролю ЗОП.

Розроблені методи синтезу самоперевіряємих схем вбудованого контролю ССВК ЗОП будемо оцінювати за ймовірністю виявлення збою P_c , за необхідного для вияву відмови часової залишковості

$$\tau_B = \ln 2 / P_c,$$

а також за витратами обладнання Q та виграшу в обладнанні σ_{m1} у порівнянні з контролем за модулем три, що отримав найбільше

расповсюдження для функціонального діагностування обчислювальних пристроїв.

- Для вирішення задач виявлення відмов в пристроях множення запропоновано метод синтезу ССВК на виділяємих у вхідній послідовності тестових наборах. Схема містить

- блок Б1 ідентифікації вхідних тестових наборів;
- Блок Б2 контролю результату;
- Блок Б3 формування коду контролю.

Як вхідні набори визначені значення спивмножників $A\{1+n\}$ та $B\{1+n\}$, з якими їх добуток $Pr\{1+2n\}$ пов'язаний формулою

$$Pr\{1+2n\} \bmod 3 = A^2\{1+n\} \bmod 3.$$

Ідентифікація тестових наборів виконується з умов

$$A\{1+n1\} = \neg B\{n1+1\},$$

$$A\{n1+1+n\} \bmod 3 = B\{n1+1+n\} \bmod 3,$$

де $n1$ є параметром зміни показників ССВК, запис $B\{n1+1\}$ означає зворотний порядок розрядів $1+n$ чисел B .

Блок Б1 формує код $E1\{E11, E12\}$, що приймає правильні значення при ідентифікації тестових наборів і значення помилки в іншому випадку.

Блок Б2 виконує контроль добутку як результату операції піднесення до квадрату по забороненому значенню 2 залишку по модулю три і формує код $E2\{E21, E22\}$, що приймає правильні значення на забороненому значенні залишку і значення помилки в іншому випадку.

Блок Б3 формує розряди коду контролю $EE\{EE1, EE2\}$ з застосуванням самоперевіряємої схеми стиснення:

$$EE1 = E11 \wedge E21 \vee E21 \wedge E22 \quad EE2 = \neg(E11 \wedge E22 \vee E21 \wedge E12).$$

Розроблена за запропонованим методом ССВК має наступні показники:

$$P_c = 2^{-n1}/\sigma, \tau_B = 2^{n1+2}, Q = (4n-n1)q, \sigma_{m3} > 1,$$

де q - складність реалізації повного двійкового складача, витрати обладнання схеми за модулем три оцінюється як $4nq$.

Доведена теорема, що визначає умови

$$(A\{1+n\}=2^{n-1}) \wedge (B\{1+n\} \neq 0) \vee (B\{1+n\}=2^{n-1}) \wedge (A\{1+n\} \neq 0)$$

взаємної інверсності

$$\Pr\{1+n\} = \bar{\Pr}\{n+1+2n\}$$

молодших та старших розрядів добутку $\Pr\{1+2n\} = A\{1+n\}B\{1+n\}$ і запропоновано метод синтезу ССВК пристрою множення на виділених у вхідній послідовності тестових наборах, що відповідають цій умові.

Показники ССВК: $P_c = 2^{1-n}$, $\tau_B = 3 \cdot 2^{n-3}$, $Q = 1,25nq$, $\sigma_{m3} = 3,2$ відносять її до найбільш економічних, проте вони потребують значної часової залишковості, що обмежує розрядність пристрою множення.

Доведено, що для простих чисел $2^n - 1$, наприклад, 5, 7, 13, 17, множина вхідних наборів розбивається на неперетинні підмножини, для яких взаємна інверсність частин добутку відповідно виконується і не виконується. Це покращує показники ССВК: $P_c = 3 \cdot 2^{-n}$, $Q = nq$, $\sigma_{m3} = 4$.

Серед арифметичних операцій складання чисел виділяється найбільшими витратами обладнання на контроль. Наприклад, контроль за модулем три формує контрольні коди додатків та суми на схемах, близьких за складністю до реалізації контролюемого складача, витрачаючи $3nq$, що укладає 300% від основного обладнання. В роботі запропоновано методи синтезу ССВК з пофрагментним контролем складача. Перший метод виділяє як фрагменти окремі розряди додатків $A\{1+n\}$, $B\{1+n\}$ суми $S_M\{1+n\}$, а також розряди переносу $Cr\{i\}$, $i=1+n$, для яких відома умова перевірки

$$A\{i\} \oplus B\{i\} = S_M\{i\} + Cr\{i\},$$

і визначає ССВК, що формує розряди коду контролю $EE\{EE1, EE2\}$ за формулами

$$EE1 = A\{i\} \oplus B\{i\},$$

$$EE2 = \bar{\Pr}(S_M\{i\} \oplus Cr\{i\})$$

Другий метод виділяє пари розрядів і визначає ССВК на виділених із умови

$$A\{i\} = \bar{\Pr}B\{i\}$$

вхідних тестових наборах, для яких одержано контрольне співвідношення

$$S_M(i) \oplus S_M(i+1) = \overline{(A(i+1) \oplus B(i+1))}.$$

Розроблені за даними методами ССВК мають відповідно наступні показники:

$$P_c = 1/(2n), \tau = 1.4n, Q = 1.5nq, \sigma_{m3} = 2$$

$$P_c = 1/(4n), \tau = 2.8n, Q = 1.13nq, \sigma_{m3} = 2.7$$

В роботі розглянуто використання природної інформаційної залишковості в формі заборонених значень результатів операцій та залишковості форматів з фіксованою крапкою.

Запропоновано метод синтезу ССВК пристрою множення, що застосовує заборонені значення добутку $Pr(1+2n)$ вигляду $(2^n+1)K$, де 2^n+1 - просте число, $K=1+2^n-1$. Доведено теорему про виконання для співмножників $A(1+n)$ і $B(1+n)$ умови

$$A(1+n) \cdot B(1+n) = (2^n+1)K \pm 2^r, \quad 0 \leq r \leq 2n-1,$$

визначаючого виявлення всіх характерних помилок пристрою, спотворюючих добутки на вагу будь-якого його розряду. Метод розбиває множину вхідних наборів на неперетинні підмножини, для яких відповідно виконується і не виконується умова.

$$Pr(1+n) = Pr(n+1+2n)$$

Розряди коду контролю $EE(EE1, EE2)$ визначаються за формулами

$$EE1 = (A(1+n)=0) \vee (B(1+n)=0)$$

$$EE2 = \overline{(Pr(1+n) = Pr(n+1+2n))}.$$

Метод дозволяє будувати ССВК пристроїв множення для часто використовуваних розрядностей 8 та 16 с $\sigma_{m3}=5$, що визначає витрати обладнання на рівні 10% та 5% від основного пристрою. $P_c = 3 \cdot 2^{-n}$, $\tau = 2^{n-2}$, $Q = 0.75nq$.

Досліджена природна інформаційна залишковість результатів операції піднесення до квадрату у формі заборонених значень залишку за модулем. Розроблено методику оцінки максимальної та мінімальної ймовірності

виявлення всіх характерних помилок матричного пристрою, що дозволяє виділити модулі для ефективного використання як в першому, так і в другому підході до вияву відмов ЗОП.

Визначено можливості побудування ССВК, що реалізують подану залишковість, і показники ССВК $Q=2nq$, $\sigma_{m3}=1.5$.

Дослідження природня інформаційна залишковість форматів чисел з фіксованою крапкою, визначен способів формування контрольних кодів чисел з фіксованою крапкою за положенням старшої значущої цифри. Для числа $A=2^a+2^{a+1}-1$ контрольний код $KA=\varepsilon(\log_2 A)+1$, $KA=a+1$. Доведено теорему, визначаючи положення старшої значущої цифри результатів операції складання, множення та ділення за положенням старших цифр операндів. Одержані при цьому контрольні співвідношення для перевірки поданих операцій лягли в основу запропонованих методів синтезу ССВК ЗОП.

Метод синтезу ССК складача реалізує контрольні співвідношення

$$KS=\max(KA,KB)+\max(KA,KB)+1,$$

пов'язуюче контрольні розряди KA , KB та KS відповідно доданків та суми, а також приводить контроль складання чисел з вільним знаком до контролю суми додатніх чисел.

Методи синтезу ССВК пристроїв множення та ділення застосовують відповідно слідуючі контрольні співвідношення

$$KPr=KA+KB-1+KA+KB,$$

$$KD=KA-KB+KA-KB+1,$$

де KPr і KD - контрольні коди добутку та частки

KA і KB - контрольні коди співмножників в операції множення, а також діленого та дільника в операції ділення.

Дані методи забезпечують ймовірність вияву помилки що залежить від її величини. Ймовірність збільшується із зростанням помилки. Показники витрат обладнання укладають для операції складання, множення та ділення відповідно $Q \leq 2nq$ і $\sigma_{m3} \geq 1.5$, $Q=1.5nq$ і $\sigma_m=2.7$, $Q=1.5nq$ і $\sigma_m=3.3$.

Робота ЗОП може бути визнана задовільною не тільки при обмеженій частоті проявлення несправностей, але також і при обмеженій величині

помилки. Це звертає увагу на контроль ЗОІІ за нерівняннями, що забезпечує ймовірність виявлення помилок в залежності від їх величини.

Великі помилки виявляються з більшою ймовірністю.

Розроблений метод синтезу ССВК складача застосовує прості контрольні нерівняння. Для доданків А, В та їх суми S умова вияву помилок має вигляд

$$(S \geq 2A) \& (S > 2B) \text{ XOR } (S < 2A) \& (S \leq 2B).$$

Розряди кода контролю EE{EE1, EE2} визначаються за формулами

$$EE1 = (S < 2A),$$

$$EE2 = (2 \leq 2B).$$

Ймовірність Р виявлення помилок із зростанням їх значень збільшується від $3 \cdot 2^{-n}$ до 1. Витрати обладнання $Q = nq$ порівнянні до складності реалізації складача. При цьому $\sigma_{m3} = 3$.

Округлене виконання операції множення, застосоване при обробці чисел з плаваючою крапкою, істотно ускладнюють контроль за модулем необхідністю врахування необчислюваних розрядів. Витрати на контроль за модулем три оцінюється в $5nq$ і укладає $10/n$ від основного пристрою, що для $n=16$ перевищує 60%.

Розроблений метод синтезу ССВК пристрою множення з округленням застосовує контрольні нерівняння з лінійними залежностями верхньої P_{rH} та нижньої P_{rL} меж результату P_r ,

$$P_{rL} \leq P_r < P_{rH},$$

$$P_{rL} = A + B - 1,$$

$$P_{rH} = \min(A, B),$$

де А, В - співмножники, додатні двійкові нормалізовані числа.

Умова виявлення помилок має вигляд

$$(A + B - 1 > P_r) \text{ XOR } (\min(A, B) \leq P_r).$$

Розряди коду контролю EE{EE1, EE2} визначаються за формулами

$$EE1 = D,$$

$$EE2 = (\Pr < (\min(A, B) + D(\max(A, B) - 1))),$$

де D - завданий керуючий розряд. При $D=0$ та $D=1$ результат перевіряється відповідно за верхньою та нижньою межами.

Ймовірність $P = \max(A, B)$, що в середньому укладає 0.83, приймає для помилок $e_p = 2^{-n} + 2^{-1}$, збільшуючих та зменшуючих результат, відповідно значення $P_H = 2^{1-n} + 0,5$, $P_L = 2^{1-n} + 1$. Витрати обладнання оцінюються показником $Q = 1,6nq$, $\sigma_{m3} = 3$.

Операція вилучення квадратного кореню результату істотно складніше зворотньої до неї операції піднесення до квадрату. Проте розроблений метод синтезу ССВК забезпечує для цих реалізацій однаково низькі витрати обладнання на контроль $Q = 1,5nq$, $\sigma_{m3} = 2$ (для пристрою піднесення в квадрат).

Для операції піднесення до квадрату $y = x^2$, де x - додатне двійкове нормалізоване число, умова контролю та використані верхня Y_H та нижня Y_L межі мають вигляд:

$$Y_L \leq Y < Y_H,$$

$$Y_H = 3/2x - 1/2,$$

$$Y_L = 3/2x - 9/16$$

Виявляються всі помилки $e_q > 1/16$, а ймовірність виявлення помилок $e_q \leq 1/16$, збільшуючих та зменшуючих результат, визначаються формулами:

$$P_H = 1 - \sqrt{1 - 16e_q},$$

$$P_L = 4\sqrt{e_q}.$$

Для зворотньої операції $y = \sqrt{x}$, застосовується та ж умова контролю а верхня та нижня межі мають вигляд:

$$Y_H = 2/3x + 3/8,$$

$$Y_L = 2/3x + 1/3.$$

Виявляються всі помилки $e_q > 1/24$, а ймовірність вияву помилок $e_q \leq 1/24$ збільшуючих та зменшуючих результат, визначаються за формулами:

$$P_H = 2\sqrt{6e_q},$$

$$P_L = 1 - \sqrt{1 - 24e_q}.$$

ОСНОВНІ РЕЗУЛЬТАТИ РОБОТИ

1. Розроблена ССВК для розрізнення збоїв та відмов за кратністю появи помилок в часі дозволяє розв'язати задачу виявлення відмов ЗОП з мінімальними витратами часу, а також з виявою в процесі функціонування власних несправностей схем контролю.
2. Розроблені методи синтезу ССВК, що забезпечують виявлення відмов пристроїв множення чисел шляхом виділення тестових наборів у вхідній послідовності. Витрати обладнання знижуються відносно відомих рішень до 4 раз з збільшенням використаної природньої часової залишковості.
3. Розроблені методи синтезу ССВК, що забезпечують вияв відмов складачів шляхом їх пофрагментного із значенням витрат обладнання відносно контролю за модулем три в 2+3 рази при незначній часовій залишковості.
4. Розроблено метод синтезу ССВК за забороненими значеннями результатів, що забезпечує виявлення відмов пристроїв множення для широкого використаної розрядності чисел 8 та 16 з п'ятикратним зниженням затрат обладнання у порівнянні із контролем за модулем три, що визначає їх на рівні 10% та 5% від основного обладнання відповідно.
5. Запропоновано методу оцінки ймовірності виявлення помилок за забороненими значеннями залишку за модулем m результату операції піднесення до квадрату, що дозволяє вибрати модулі для ефективного контролю квадраторів за явним розрізненням збою та відмови і з завданою часовою залишковістю за неявним розрізненням збою та відмови. Витрати обладнання у порівнянні із контролем за модулем три знижені в 1.5 рази.
6. Розроблено методи синтезу ССВК ЗОП, що забезпечують виявлення помилок в залежності від їх величини із застосуванням залишковості форматів чисел з фіксованою крапкою та знижуючих витрати обладнання у порівнянні з контролем за модулем три в 2+3 рази.
7. Розроблені методи синтезу ССВК по нерівнянням для складача, а також пристроїв з округленням. Ймовірність виявлення помилок підвищується з ростом їх величини. Витрати обладнання ССВК

складача, а також пристроїв множення та піднесення до квадрату з округленням знижені від контролю за модулем три відповідно в 3,3 і 2 рази.

Для пристроїв вилучення квадратного корню запропонований метод визначає ССВК з витратами обладнання ССВК пристроїв піднесення до квадрату.

Роботи, опубліковані за темою дисертації

1. Дрозд О.В., Аль-Аззех Р. Апаратний контроль обчислювальних пристроїв за нерівностями / Одес. політехн. ун-т - Одеса, 1996. - Деп. в ДНТБ України 01.02.96. N 419 - Ук96.
2. Дрозд О.В., Аль-Аззех Р., Лобачов М.В. Використання нерівностей для функціонального діагностування пристроїв піднесення у квадрат та вилучення квадратного кореню / Одес. політехн. ун-т - Одеса, 1996. - Деп. в ДНТБ України 02.04.96. N 834 - Ук96.
3. Дрозд О.В., Аль-Аззех Р. Оцінка можливостей виявлення помилок у матричних квадраторах за забороненими значеннями / Одес. політехн. ун-т - Одеса, 1996. - Деп. в ДНТБ України 01.02.96. N 418 - Ук96.
4. Дрозд О.В., Аль-Аззех Р. Функціональне діагностування обчислювальних пристроїв із пофрагментним контролем / Одес. політехн. ун-т - Одеса, 1996. - Деп. в ДНТБ України 02.04.96 N 833 - Ук96.
5. Дрозд О.В., Аль-Аззех Р. Функціональне діагностування обчислювальних пристроїв, що не відчують збоїв. Труди Одеського політехнічного університету. Одеса, 1996.
6. Дрозд О.В., Аль-Аззех Р. Функціональне діагностування обчислювальних пристроїв за явним розрізненням збоїв та відмов / Одес. політехн. ун-т - Одеса, 1995. - Деп. в ДНТБ України 01.02.96 N 407 - Ук96.
7. Дрозд О.В., Аль-Аззех Р. Функціональне діагностування помножників з використанням нерівностей / Одес. політехн. ун-т - Одеса, 1996. - Деп. в ДНТБ України 02.04.96 N 831 - Ук96.
8. Дрозд О.В., Аль-Аззех Р. Функціональне діагностування пристроїв для піднесення у квадрат / Одес. політехн. ун-т - Одеса, 1995. - Деп. в ДНТБ України 16.02.95 N 364 - Ук95.

Аль-Аззех Рашед. Методы синтеза самопроверяемых схем встроенного контроля для функционального диагностирования сбоеочувствительных вычислительных устройств. Диссертация на соискание ученой степени кандидата технических наук по специальности 05.13.08 - "Вычислительные машины, системы и сети, элементы и устройства вычислительной техники и систем управления". Одесский государственный политехнический университет. Одесса 1996. Целью диссертационной работы является разработка методов синтеза самопроверяемых схем встроенного контроля для обнаружения отказов в сбоеочувствительных вычислительных устройствах в процессе их функционирования.

Abstract

Al-Azzeh Rashed. Methods of self-checking circuits Design for on-line detection of chancefailureunfeeling computing Devices. Ph.D. Dissertation on speciality 05.13.08 - Computers, computing systems and networks, elements and devices of computer's equipment and control systems. Odessa state polytechnical university. Odessa, 1996. The aim of dissertation is development of methods of design of self-checking circuits for failure detection in chancefailureunfeeling computing devices.

Ключові слова: Функціональне діагностування, збоєочувствительні обчислювальні пристрої, самоперевіряємі схеми вбудованого контролю.

Підписано до друку 20.05.96. Формат 60x84/16. Папір газетний.
Друк офсетний. 0,93 ум. друк. арк., 1,0 обл.-вид. арк. Тираж 100
прим. Замовлення № 126

Одеський державний політехнічний університет.
270044, Одеса, пр. Шевченка, 1.